



DISPOSITIVOS ELECTRÓNICOS DE POTENCIA 1.1

MOSFET

Por:

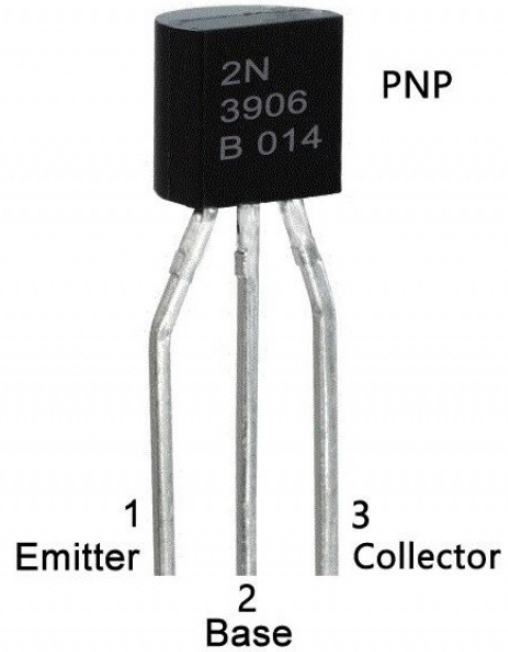
Abraham Vilca V.

Tacna – Perú

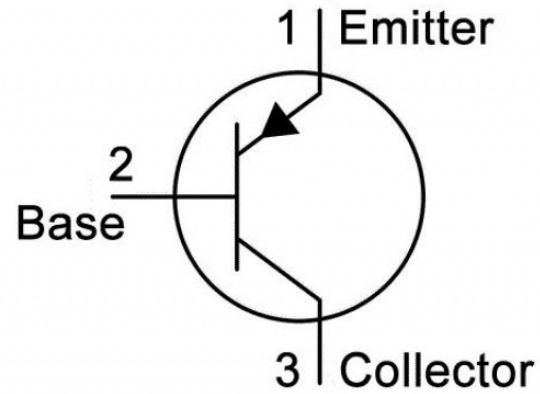
2021

2N3906 Transistor Pinout

TO-92 Package

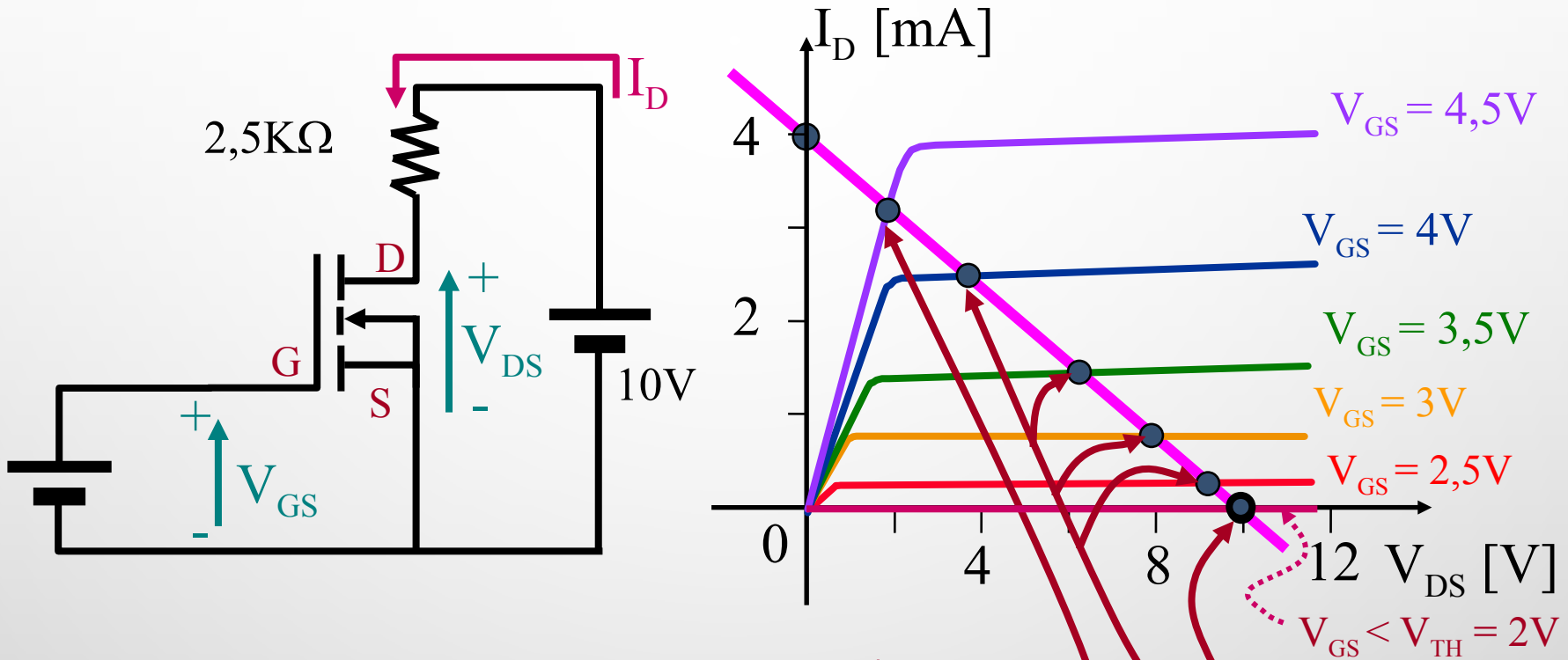


PNP



Ideas generales sobre los MOSFETs de acumulación de señal

- Zonas de trabajo de un MOSFET de señal



$$V_{GS} = 0V < 2,5V < 3V < 3,5V < 4V < 4,5V$$

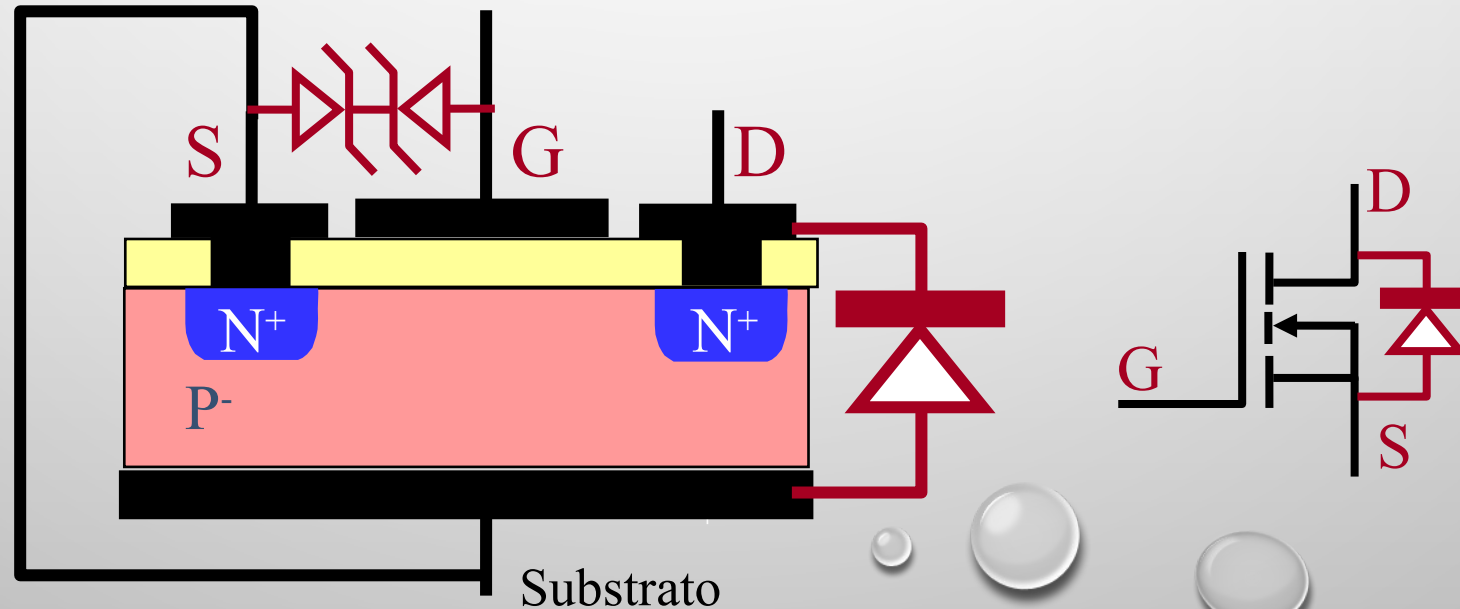
Comportamiento resistivo

Comportamiento como fuente de corriente (sin
interés en electrónica de potencia)

Comportamiento como circuito abierto

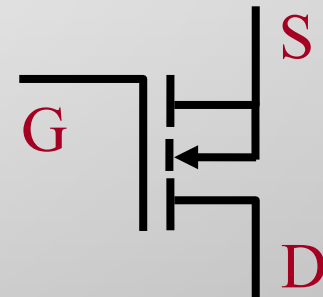
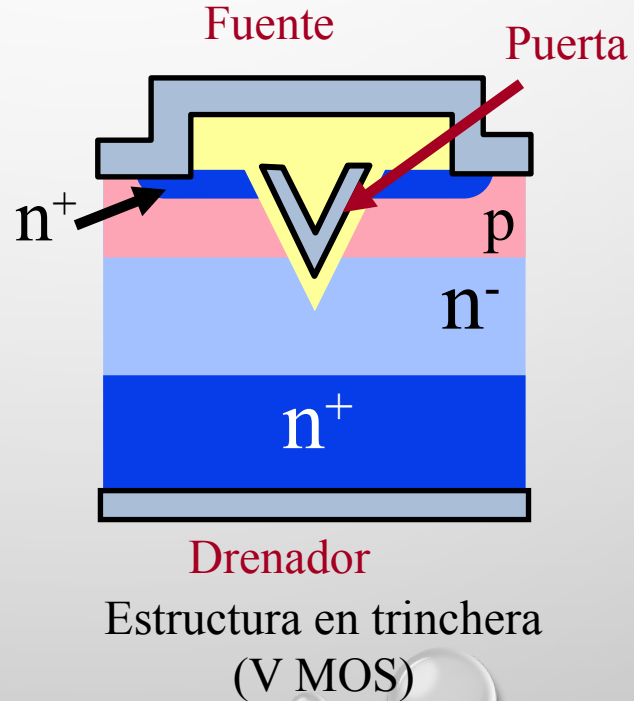
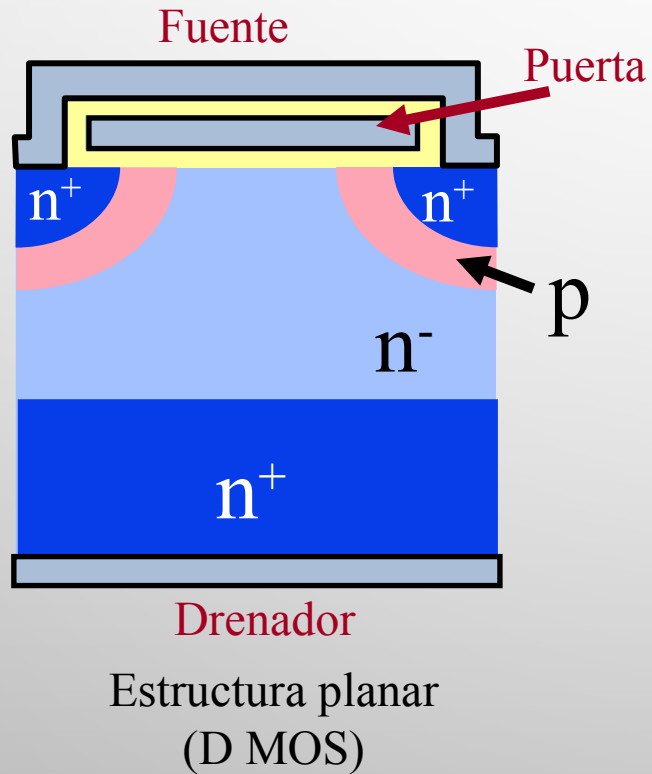
Ideas generales sobre los MOSFETs de acumulación de señal

- Precauciones en el uso de transistores MOSFET
 - El terminal puerta al aire es muy sensible a los ruidos
 - El óxido se puede llegar a perforar por la electricidad estática de los dedos. A veces se integran diodos zener de protección
 - *Existe un diodo parásito entre fuente y drenador en los MOSFET de enriquecimiento*



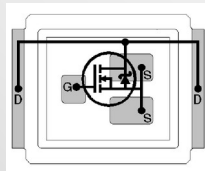
Estructura de los MOSFETs de Potencia

- Están formados por miles de celdas puestas en paralelo (son posibles integraciones de 0,5 millones por pulgada cuadrada)
- Los dispositivos FET (en general) se paralelizan fácilmente
- Algunas celdas posibles (dispositivos verticales):



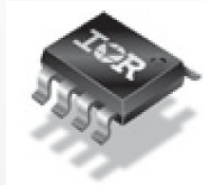
Encapsulados de MOSFETs de Potencia

- En general, semejantes a los de los diodos de potencia (excepto los encapsulados axiales)
- Existe gran variedad de encapsulados
- Ejemplos: MOSFET de 60V



IRF6648

$R_{DS(on)}=5,5m\Omega$, $I_D=86A$



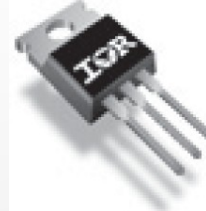
SO-8
IRF7855PbF

$R_{DS(on)}=9,4m\Omega$, $I_D=12A$



TO-247AC
IRFP054VPbF

$R_{DS(on)}=9m\Omega$, $I_D=93A$



TO-220AB
IRFZ44VZPbF

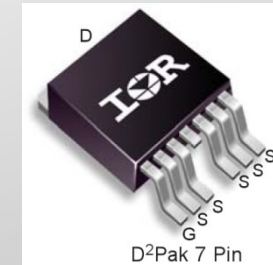


D²Pak
IRFZ44VZSPbF



TO-262
IRFZ44VZLPbF

$R_{DS(on)}=12m\Omega$, $I_D=57A$

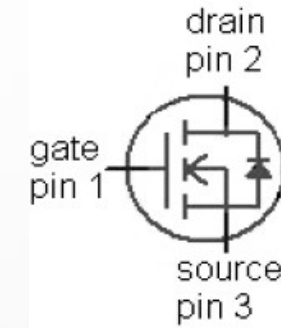


IRFS3006-7PPbF

$R_{DS(on)}=1.5m\Omega$, $I_D=240A$

Encapsulados de MOSFETs de Potencia

- Otros ejemplos de MOSFET de 60V



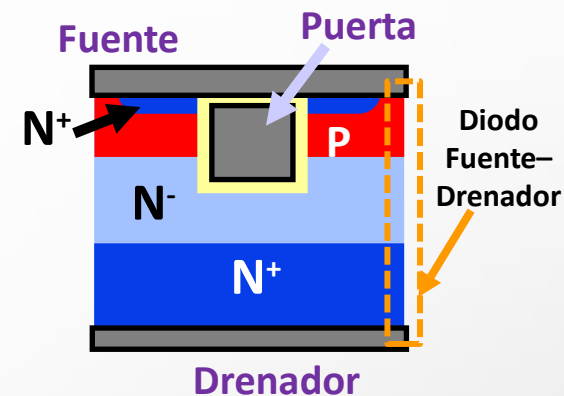
Type	IPB034N06L3 G	IPI037N06L3 G	IPP037N06L3 G
			
Package	PG-TO-263-3	PG-TO-262-3	PG-TO-220-3
Marking	034N06L	037N06L	037N06L

$$R_{DS(on)} = 3.4\text{m}\Omega, I_D = 90\text{A}$$



Características fundamentales de los MOSFETs de potencia

- 1ª -Máxima tensión drenador-fuente
- 2ª -Máxima corriente de drenador
- 3ª -Resistencia en conducción
- 4ª -Tensiones umbral y máximas de puerta
- 5ª -Proceso de conmutación



MOSFET con puerta en trinchera

1ª Máxima tensión drenador-fuente

- Corresponde a la tensión de ruptura de la unión que forman el substrato (unido a la fuente) y el drenador.
- Se mide con la puerta cortocircuitada a la fuente. Se especifica a qué pequeña circulación de corriente corresponde (por ejemplo, 0,25 mA)

IRF540

N-channel TrenchMOS™ transistor

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$V_{(BR)DSS}$	Drain-source breakdown voltage	$V_{GS} = 0\text{ V}; I_D = 0.25\text{ mA}; T_j = -55^\circ\text{C}$	100	-	-	V
$V_{GS(TO)}$	Gate threshold voltage	$V_{DS} = V_{GS}; I_D = 1\text{ mA}; T_j = 175^\circ\text{C}$	89	-	-	V
		$T_j = -55^\circ\text{C}$	2	3	4	V
		$T_j = 175^\circ\text{C}$	1	-	-	V
		$T_j = -55^\circ\text{C}$	-	-	6	V
$R_{DS(ON)}$	Drain-source on-state resistance	$V_{GS} = 10\text{ V}; I_D = 17\text{ A}; T_j = 175^\circ\text{C}$	-	49	77	mΩ
g_{fs}	Forward transconductance	$V_{DS} = 25\text{ V}; I_D = 17\text{ A}; T_j = 175^\circ\text{C}$	-	132	193	mΩ
I_{GSS}	Gate source leakage current	$V_{GS} = \pm 20\text{ V}; V_{DS} = 0\text{ V}; T_j = 175^\circ\text{C}$	8.7	15.5	-	S
I_{DSS}	Zero gate voltage drain current	$V_{DS} = 100\text{ V}; V_{GS} = 0\text{ V}; T_j = 175^\circ\text{C}$	-	10	100	nA
		$V_{DS} = 80\text{ V}; V_{GS} = 0\text{ V}; T_j = 175^\circ\text{C}$	-	0.05	10	μA
			-	-	250	μA

1ª Máxima tensión drenador-fuente

- La máxima tensión drenador-fuente se representa como V_{DSS} o como $V_{(BR)DSS}$
- Ayuda a clasificar a los transistores MOSFET de potencia

	Baja tensión	Media tensión	Alta tensión
Ejemplo de clasificación	15 V	100 V	500 V
	30 V	150 V	600 V
	45 V	200 V	800 V
	55 V	400 V	1000 V
	60 V		1200 V (SiC)
	80 V		

2ª Máxima corriente de drenador

- El fabricante suministra dos valores (al menos):
 - Corriente continua máxima I_D
 - Corriente máxima pulsada I_{DM}

IRF540

N-channel TrenchMOS™ transistor

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{DSS}	Drain-source voltage	$T_j = 25\text{ }^{\circ}\text{C}$ to $175\text{ }^{\circ}\text{C}$	-	100	V
V_{DGR}	Drain-gate voltage	$T_j = 25\text{ }^{\circ}\text{C}$ to $175\text{ }^{\circ}\text{C}$; $R_{GS} = 20\text{ k}\Omega$	-	100	V
V_{GS}	Gate-source voltage		-	± 20	V
I_D	Continuous drain current	$T_{mb} = 25\text{ }^{\circ}\text{C}$; $V_{GS} = 10\text{ V}$	-	23	A
		$T_{mb} = 100\text{ }^{\circ}\text{C}$; $V_{GS} = 10\text{ V}$	-	16	A
I_{DM}	Pulsed drain current	$T_{mb} = 25\text{ }^{\circ}\text{C}$	-	92	A
P_D	Total power dissipation	$T_{mb} = 25\text{ }^{\circ}\text{C}$	-	100	W
T_j, T_{stg}	Operating junction and storage temperature		- 55	175	$^{\circ}\text{C}$

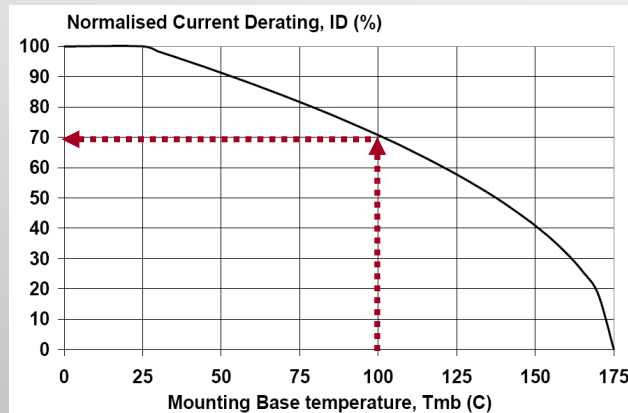


Fig.2. Normalised continuous drain current.
 $ID\% = 100 \cdot I_D / I_{D\ 25\text{ }^{\circ}\text{C}} = f(T_{mb})$; conditions: $V_{GS} \geq 10\text{ V}$

- La corriente continua máxima I_D depende de la temperatura de la cápsula (*mounting base* aquí)

$$\text{A } 100^{\circ}\text{C}, I_D = 23 \cdot 0,7 = 16,1\text{A}$$

3ª Resistencia en conducción

- Es uno de los parámetro más importante en un MOSFET. Cuanto menor sea, mejor es el dispositivo
- Se representa por las letras $R_{DS(on)}$
- Para un dispositivo particular, crece con la temperatura
- Para un dispositivo particular, decrece con la tensión de puerta. Este decrecimiento tiene un límite.

IRF540

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$R_{DS(ON)}$	Drain-source on-state resistance	$V_{GS} = 10\text{ V}; I_D = 17\text{ A}$ $T_j = 175^\circ\text{C}$	-	49	77	$\text{m}\Omega$
			-	132	193	$\text{m}\Omega$

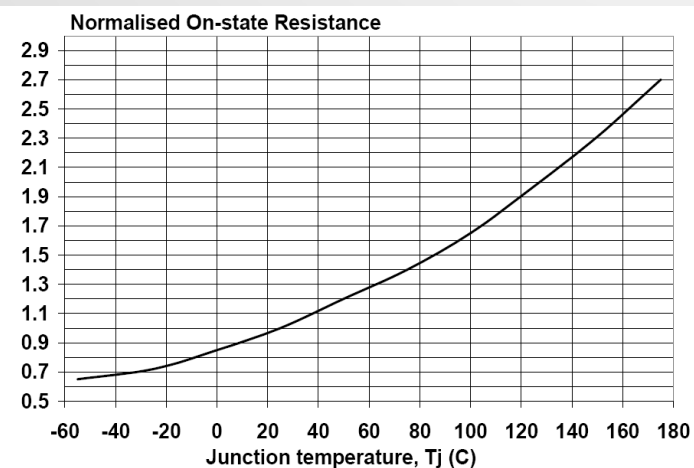


Fig.9. Normalised drain-source on-state resistance.
 $R_{DS(ON)}/R_{DS(ON)25^\circ\text{C}} = f(T_j)$

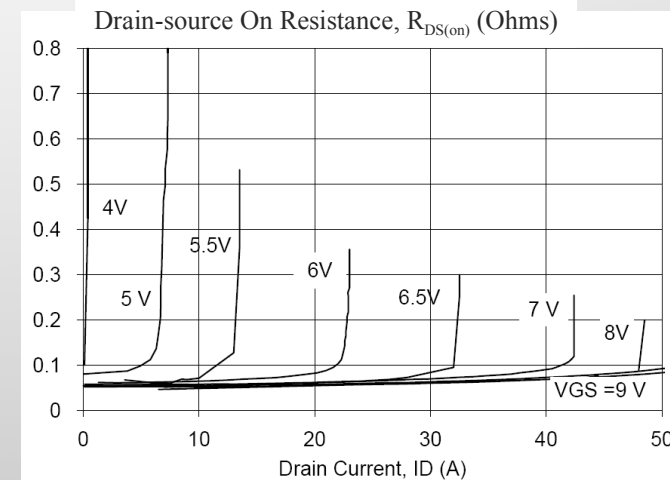


Fig.6. Typical on-state resistance, $T_j = 25^\circ\text{C}$.
 $R_{DS(ON)} = f(I_D)$

3ª Resistencia en conducción

- Comparando distintos dispositivos de valores de I_D semejantes, $R_{DS(on)}$ crece con el valor de V_{DSS}

	TYPE	V_{DSS}	$R_{DS(on)}$	I_D
	STD5NE10	100 V	$< 0.4 \Omega$	5 A

	TYPE	V_{DSS}	$R_{DS(on)}$	I_D
	STD5NM60	600V	$< 0.9 \Omega$	5 A

 IRLZ24NLPbF

$$V_{DSS} = 55V$$

$$R_{DS(on)} = 0.06 \Omega$$

$$I_D = 18A$$

 IRF640NLPbF

$$V_{DSS} = 200V$$

$$R_{DS(on)} = 0.15 \Omega$$

$$I_D = 18A$$

3ª Resistencia en conducción

- En los últimos tiempos se han mejorado sustancialmente los valores de $R_{DS(on)}$ en dispositivos de V_{DSS} relativamente alta (600-1000 V)

SIEMENS
MOSFET de ≈ 1984

TYPE	V_{DSS}	$R_{DS(on)}$	I_D
BUZ80	800 V	$< 4 \Omega$	3.4 A
BUZ80FI	800 V	$< 4 \Omega$	2.1 A

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
C_{iss}	Input Capacitance	$V_{DS} = 25 \text{ V} \quad f = 1 \text{ MHz} \quad V_{GS} = 0$		650	850	pF
C_{oss}	Output Capacitance			82	105	pF
C_{rss}	Reverse Transfer Capacitance			28	40	pF

MOSFET de los años 2000

infineon
SPD04N80C3

V_{DS}	800	V
$R_{DS(on)}$	1.3	Ω
I_D	4	A

Parameter	Symbol	Conditions	Values			Unit
			min.	typ.	max.	
Input capacitance	C_{iss}	$V_{GS}=0V, V_{DS}=25V, f=1MHz$	-	570	-	pF
Output capacitance	C_{oss}		-	240	-	
Reverse transfer capacitance	C_{rss}		-	12	-	

4ª Tensiones umbral y máximas de puerta

- La tensión puerta fuente debe alcanzar un valor umbral para que comience a haber conducción entre drenador y fuente
- Los fabricantes definen la tensión umbral $V_{GS(TO)}$ como la tensión puerta-fuente a la que la corriente de drenador es 0,25 mA, o 1 mA
- Las tensiones umbrales suelen estar en el margen de 2-4 V

IRF540

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$V_{GS(TO)}$	Gate threshold voltage	$V_{DS} = V_{GS}; I_D = 1 \text{ mA}$	2	3	4	V
		$T_j = 175^\circ\text{C}$	1	-	-	V
		$T_j = -55^\circ\text{C}$	-	-	6	V

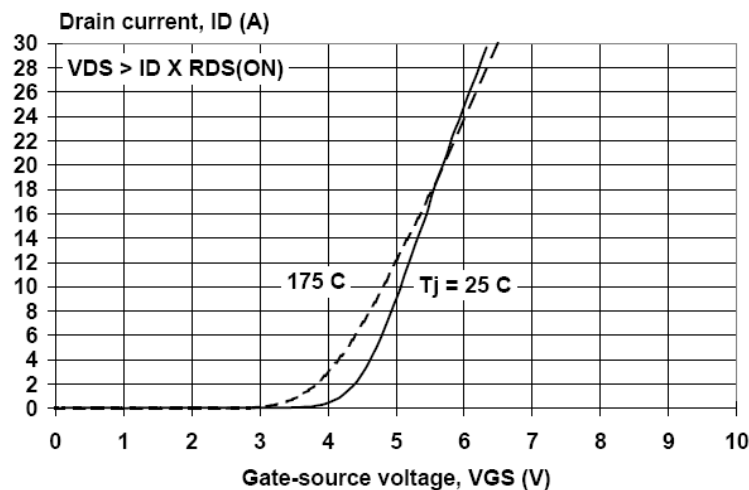


Fig.7. Typical transfer characteristics.
 $I_D = f(V_{GS})$

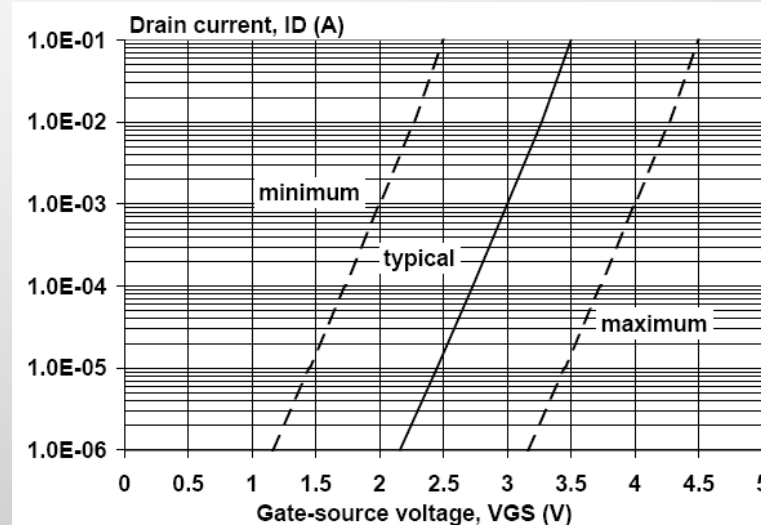


Fig.11. Sub-threshold drain current.
 $I_D = f(V_{GS})$; conditions: $T_j = 25^\circ\text{C}$; $V_{DS} = V_{GS}$

4ª Tensiones umbral y máximas de puerta

- La tensión umbral cambia con la temperatura

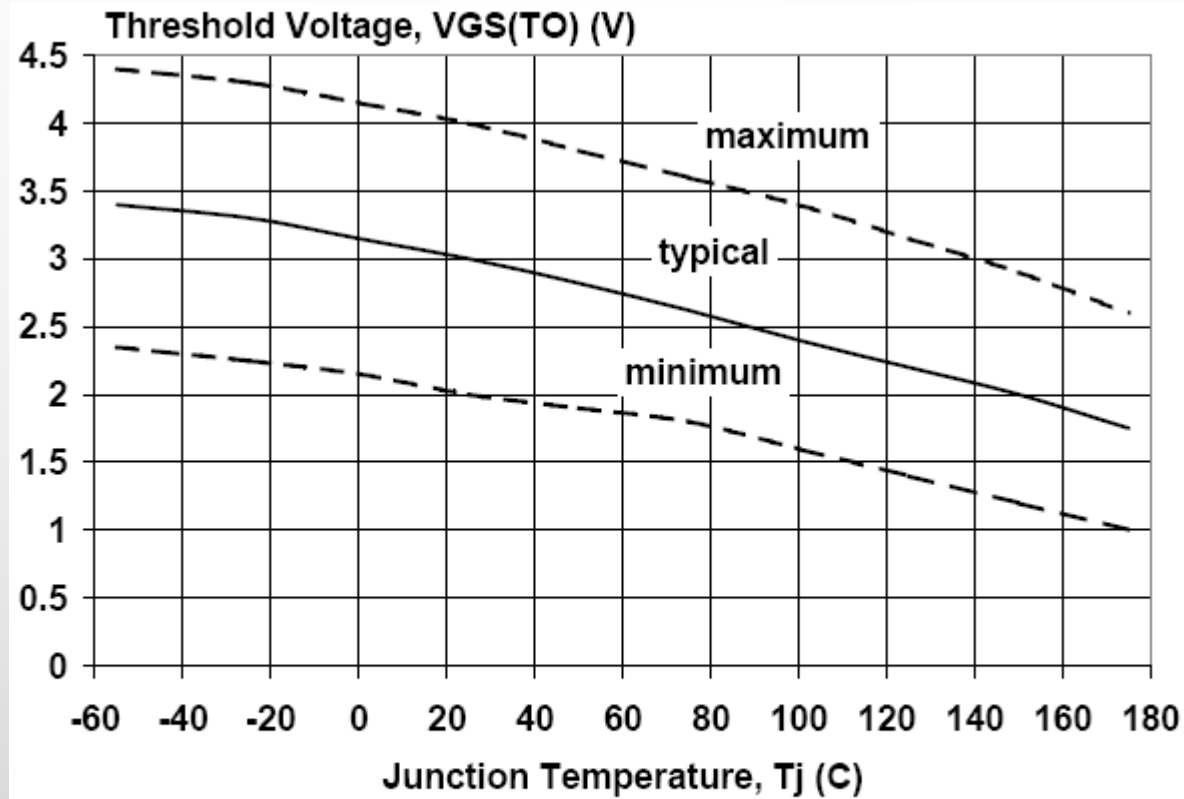


Fig.10. Gate threshold voltage.
 $V_{GS(TH)} = f(T_j)$; conditions: $I_D = 1 \text{ mA}$; $V_{DS} = V_{GS}$

4ª Tensiones umbral y máximas de puerta

- La máxima tensión soportable entre puerta y fuente es típicamente de $\pm 20V$

Philips Semiconductors

Product specification

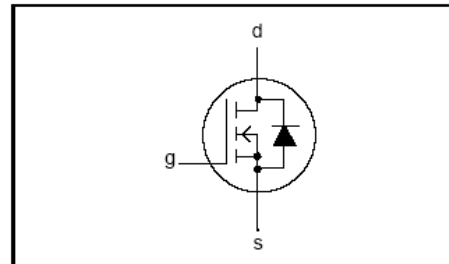
N-channel TrenchMOS™ transistor

IRF540, IRF540S

FEATURES

- 'Trench' technology
- Low on-state resistance
- Fast switching
- Low thermal resistance

SYMBOL



QUICK REFERENCE DATA

$$V_{DS} = 100 \text{ V}$$

$$I_D = 23 \text{ A}$$

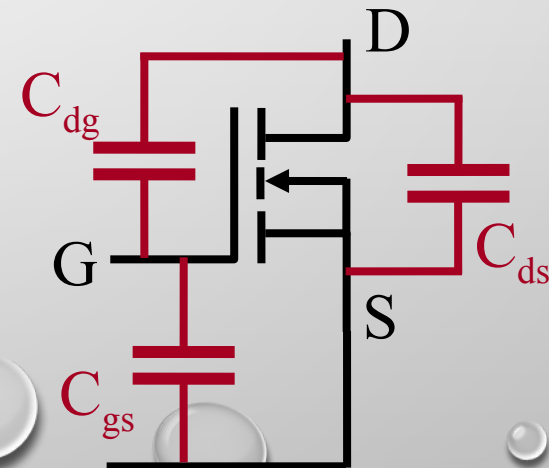
$$R_{DS(ON)} \leq 77 \text{ m}\Omega$$

Absolute Maximum Ratings $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

	IRF540, RF1S540SM	UNITS
Drain to Source Breakdown Voltage (Note 1)	V_{DS} 100	V
Drain to Gate Voltage ($R_{GS} = 20\text{k}\Omega$) (Note 1)	V_{DGR} 100	V
Continuous Drain Current	I_D 28	A
$T_C = 100^\circ\text{C}$	I_D 20	A
Pulsed Drain Current (Note 3)	I_{DM} 110	A
Gate to Source Voltage	V_{GS} ± 20	V
Maximum Power Dissipation	P_D 120	W
Dissipation Derating Factor	0.8	W/ $^\circ\text{C}$
Single Pulse Avalanche Energy Rating (Note 4)	E_{AS} 230	mJ
Operating and Storage Temperature	T_J, T_{STG} -55 to 175	$^\circ\text{C}$
Maximum Temperature for Soldering		
Leads at 0.063in (1.6mm) from Case for 10s.	T_L 300	$^\circ\text{C}$
Package Body for 10s, See Techbrief 334	T_{pkg} 260	$^\circ\text{C}$

5ª Proceso de conmutación

- Los MOSFET de potencia son más rápidos que otros dispositivos usados en electrónica de potencia (tiristores, transistores bipolares, IGBT, etc.)
- Los MOSFET de potencia son dispositivos de conducción unipolar. En ellos, los niveles de corriente conducida no están asociados al aumento de la concentración de portadores minoritarios, que luego son difíciles de eliminar para que el dispositivo deje de conducir
- La limitación en la rapidez está asociada a la carga de las capacidades parásitas del dispositivo
- Hay, esencialmente tres:
 - C_{gs} , capacidad lineal
 - C_{ds} , capacidad de transición $C_{ds} \approx k/(V_{DS})^{1/2}$
 - C_{dg} , capacidad Miller, no lineal, muy importante



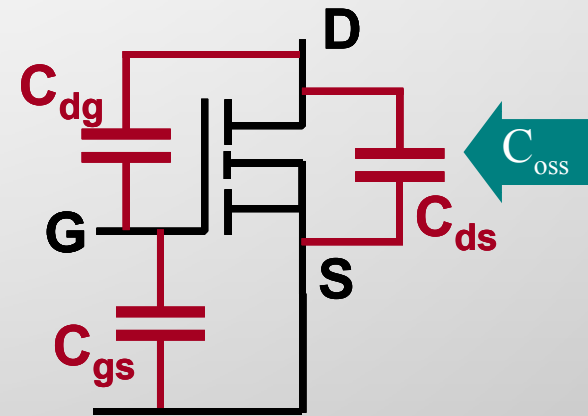
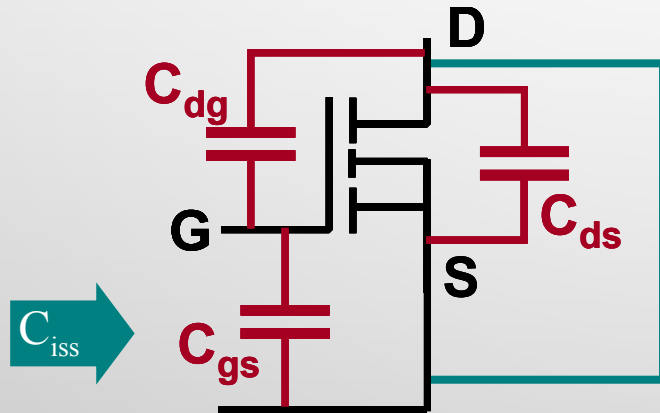
5ª Proceso de conmutación

- Los fabricantes de MOSFET de potencia suministran información de tres capacidades distintas de las anteriores, pero relacionadas con ellas:

- $C_{iss} = C_{gs} + C_{gd}$ con $V_{ds}=0$ ($\approx$ capacidad de entrada)

- $C_{rss} = C_{dg}$ (capacidad Miller)

- $C_{oss} = C_{ds} + C_{dg}$ ($\approx$ capacidad de salida)



5ª Proceso de conmutación

- Ejemplo de información de los fabricantes

Philips Semiconductors

Product specification

N-channel TrenchMOS™ transistor

IRF540, IRF540S

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
C_{iss}	Input capacitance	$V_{GS} = 0 \text{ V}; V_{DS} = 25 \text{ V}; f = 1 \text{ MHz}$	-	890	1187	pF
C_{oss}	Output capacitance		-	139	167	pF
C_{rss}	Feedback capacitance		-	83	109	pF

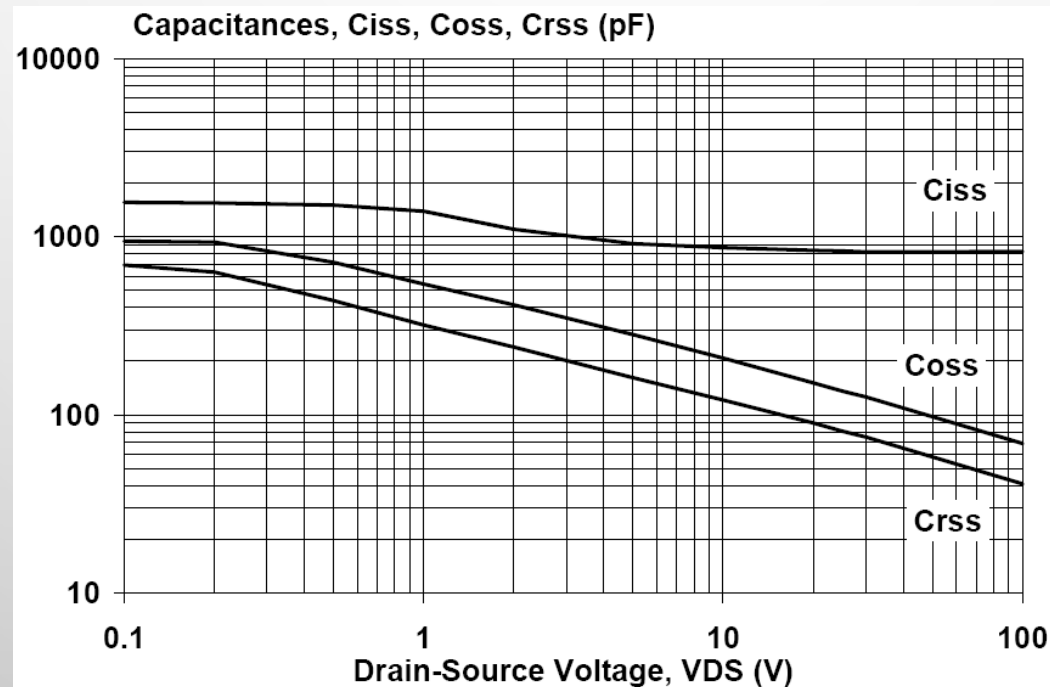


Fig.12. Typical capacitances, C_{iss} , C_{oss} , C_{rss} .
 $C = f(V_{DS})$; conditions: $V_{GS} = 0 \text{ V}$; $f = 1 \text{ MHz}$

$$C_{iss} = C_{gs} + C_{gd}$$

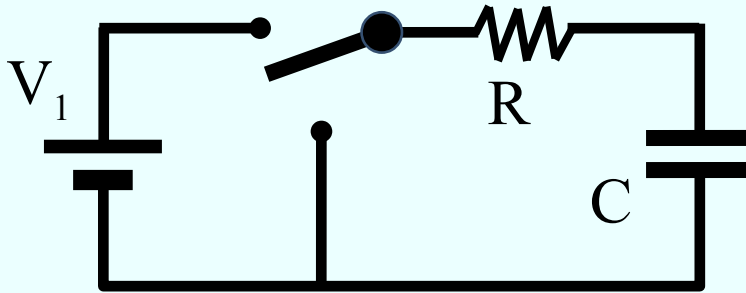
$$C_{rss} = C_{dg}$$

$$C_{oss} = C_{ds} + C_{dg}$$

5ª Proceso de conmutación

- La carga y la descarga de estas capacidades parásitas generan pérdidas que condicionan las máximas frecuencias de conmutación de los MOSFET de potencia

Carga y descarga de un condensador desde una resistencia

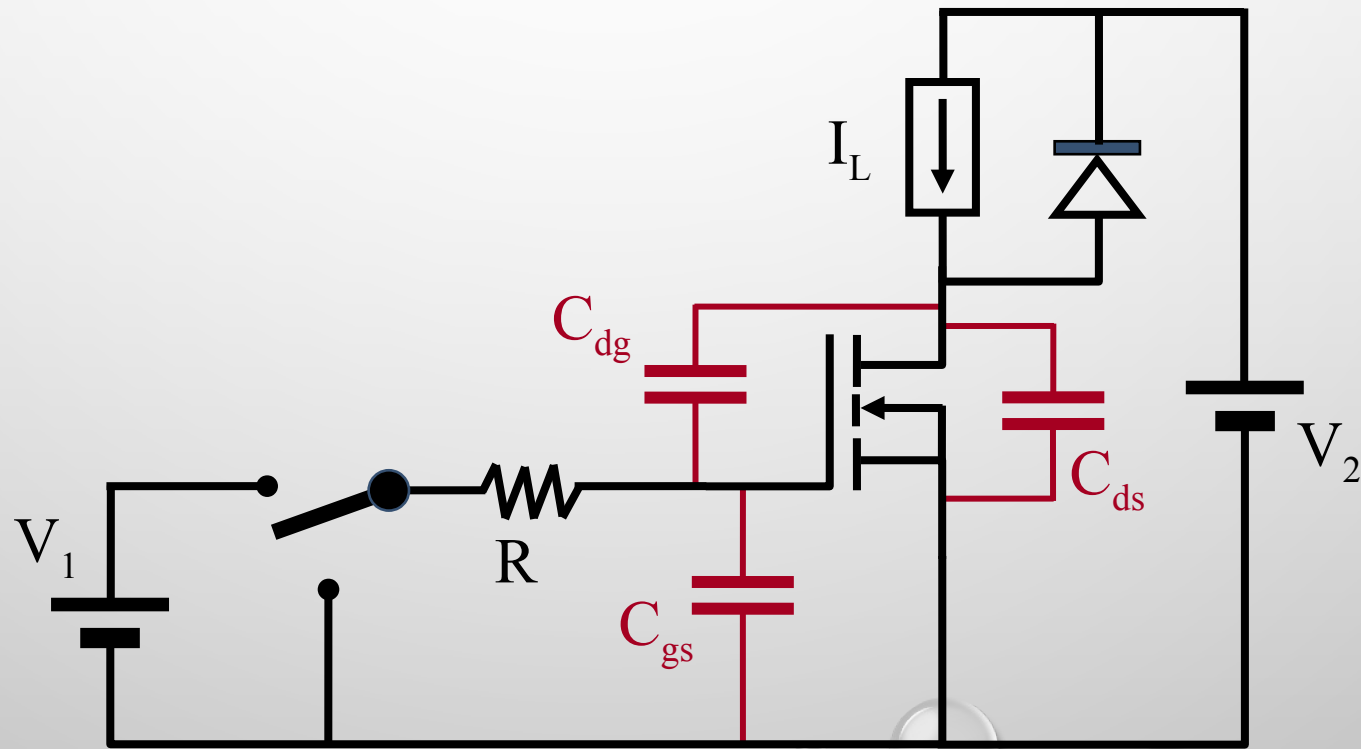


- En la carga de C :
 - Energía perdida en $R = 0,5CV_1^2$
 - Energía almacenada en $C = 0,5CV_1^2$
- En la descarga de C :
 - Energía perdida en $R = 0,5CV_1^2$
- Energía total perdida: $CV_1^2 = V_1Q_{CV1}$

- Además, en general estas capacidades parásitas retrasan las variaciones de tensión, ocasionando en muchos circuitos convivencia entre tensión y corriente, lo que implica pérdidas en las fuentes de corriente dependientes que caracterizan la operación estática del MOSFET

5ª Proceso de conmutación

- Análisis de una conmutación típica en conversión de energía:
 - Con carga inductiva
 - Con diodo de enclavamiento
 - Suponiendo diodo ideal



5ª Proceso de conmutación

- Situación de partida:

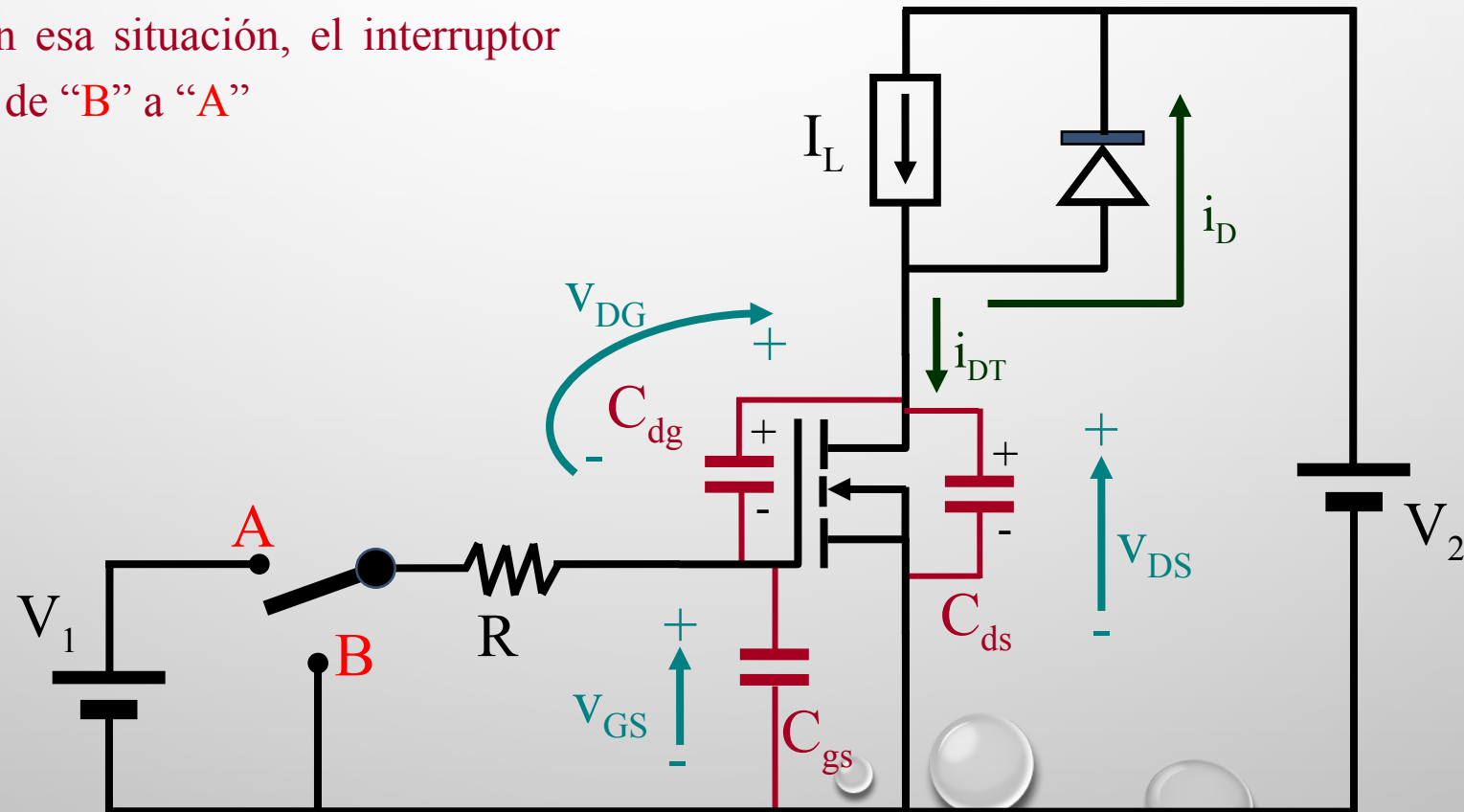
- Transistor sin conducir (en bloqueo) y diodo en conducción

- Por tanto:

- $v_{DG} = V_2$, $v_{DS} = V_2$ y $v_{GS} = 0$

- $i_{DT} = 0$ y $i_D = I_L$

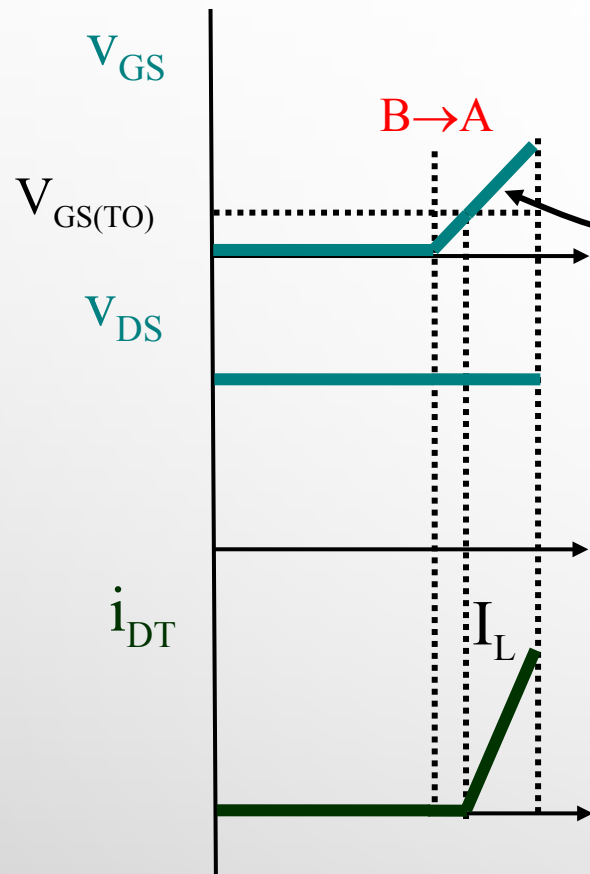
- En esa situación, el interruptor pasa de “B” a “A”



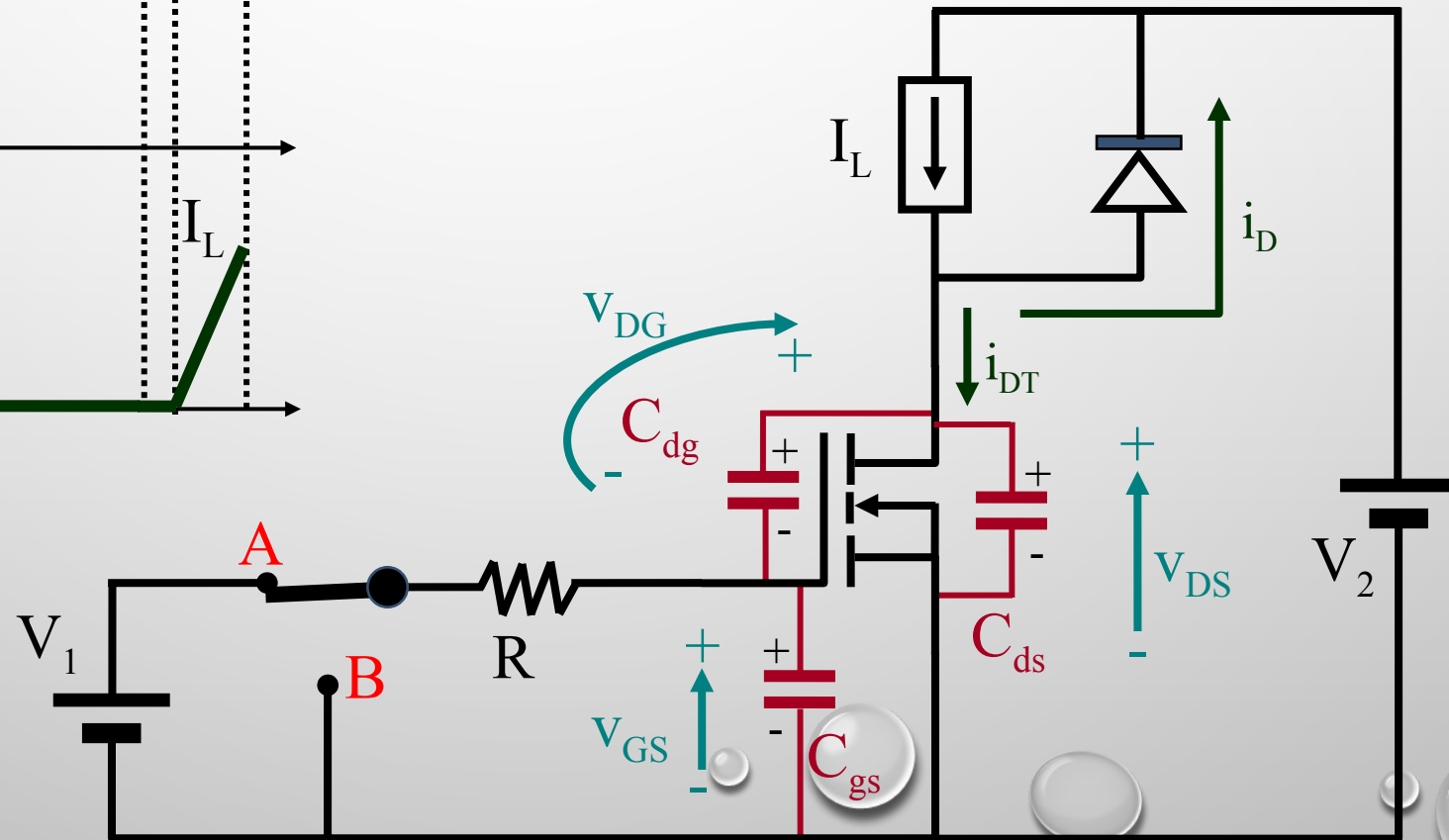
5ª Proceso de conmutación

- $i_{DT} = 0$ hasta que $v_{GS} = V_{GS(TO)}$

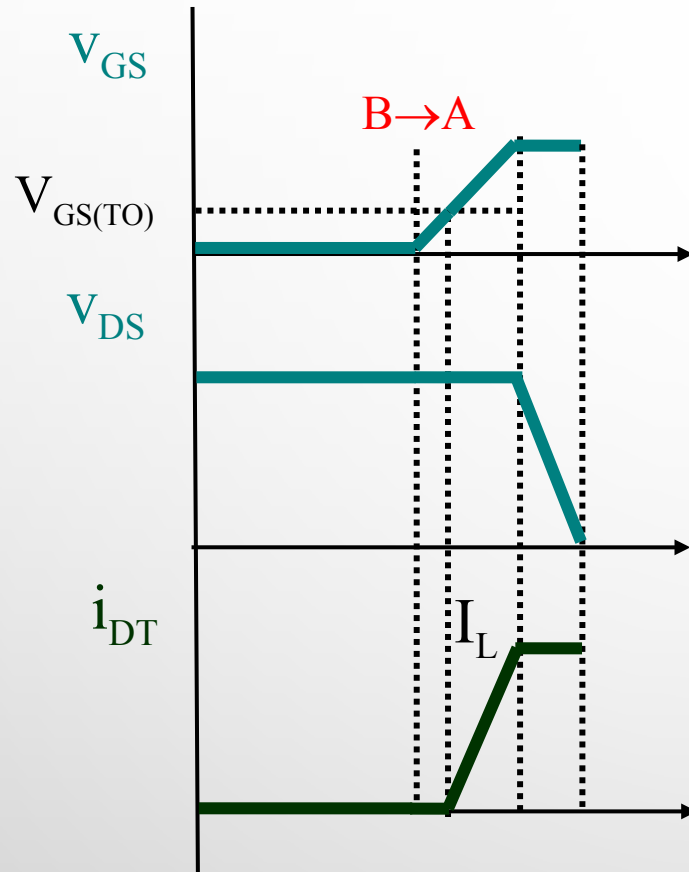
- $v_{DS} = V_2$ hasta que $i_{DT} = I_L$



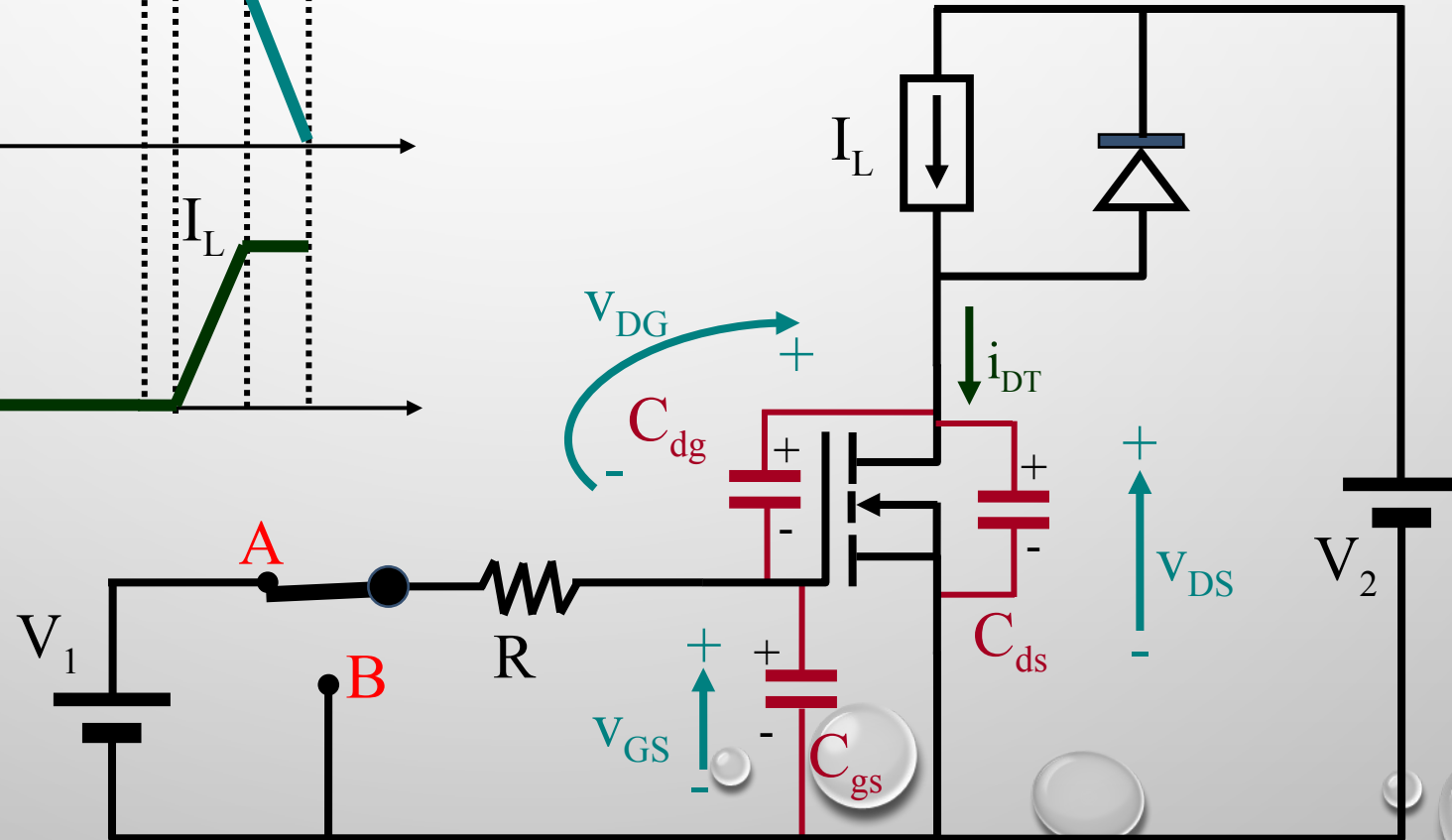
Pendiente determinada por R , C_{gs} y por $C_{dg} (\approx V_2)$



5ª Proceso de conmutación

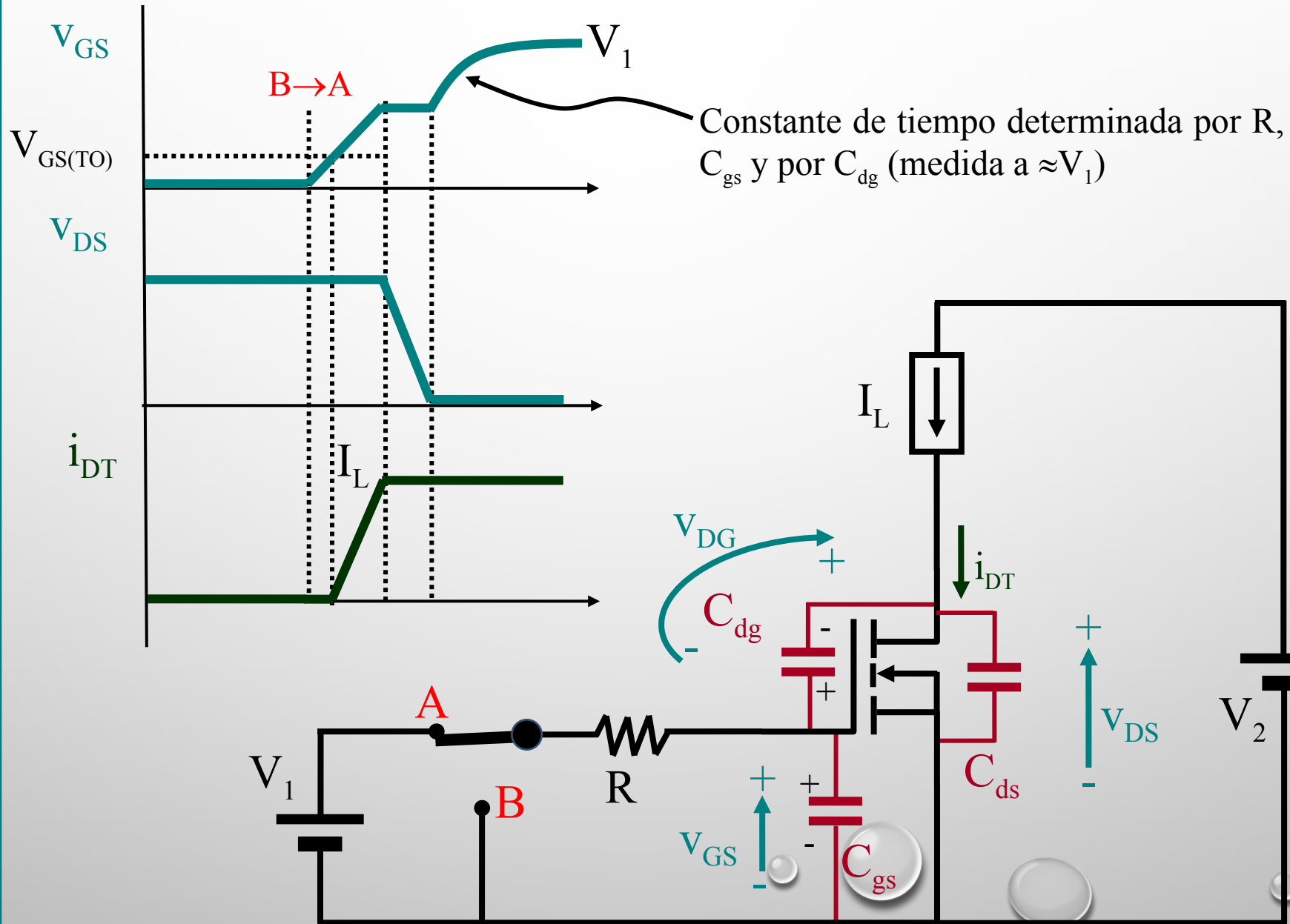


- La corriente que da V_1 a través de R se emplea fundamentalmente en descargar $C_{dg} \Rightarrow$ prácticamente no circula corriente por $C_{gs} \Rightarrow v_{GS} = \text{Cte}$

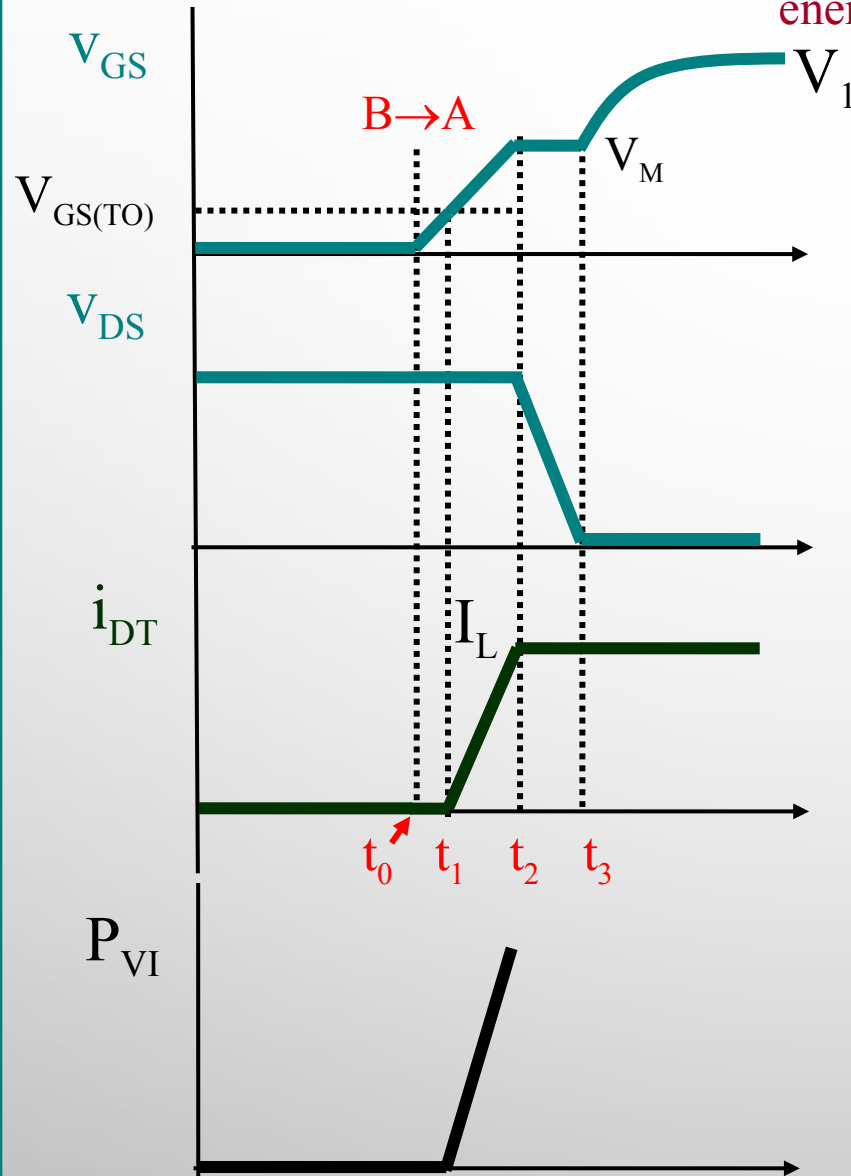


5ª Proceso de conmutación

- C_{gs} y C_{dg} se continúan cargando

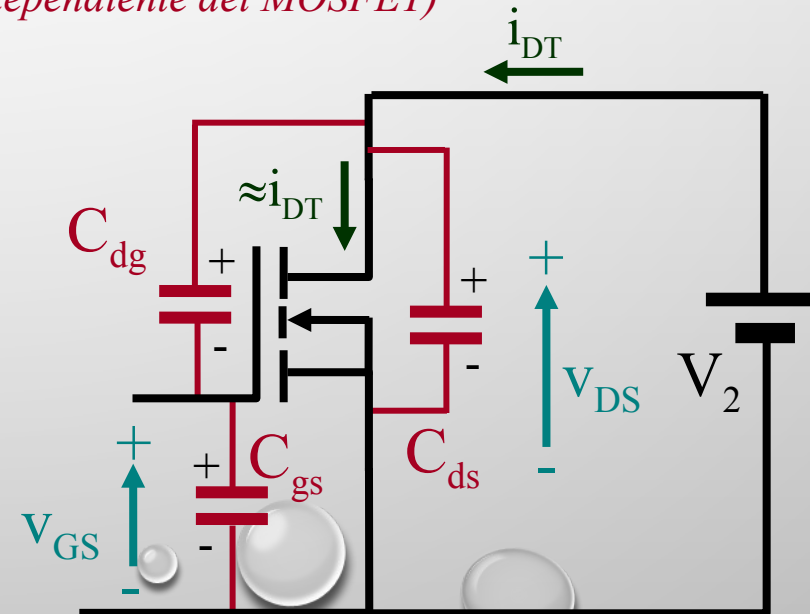


5ª Proceso de conmutación

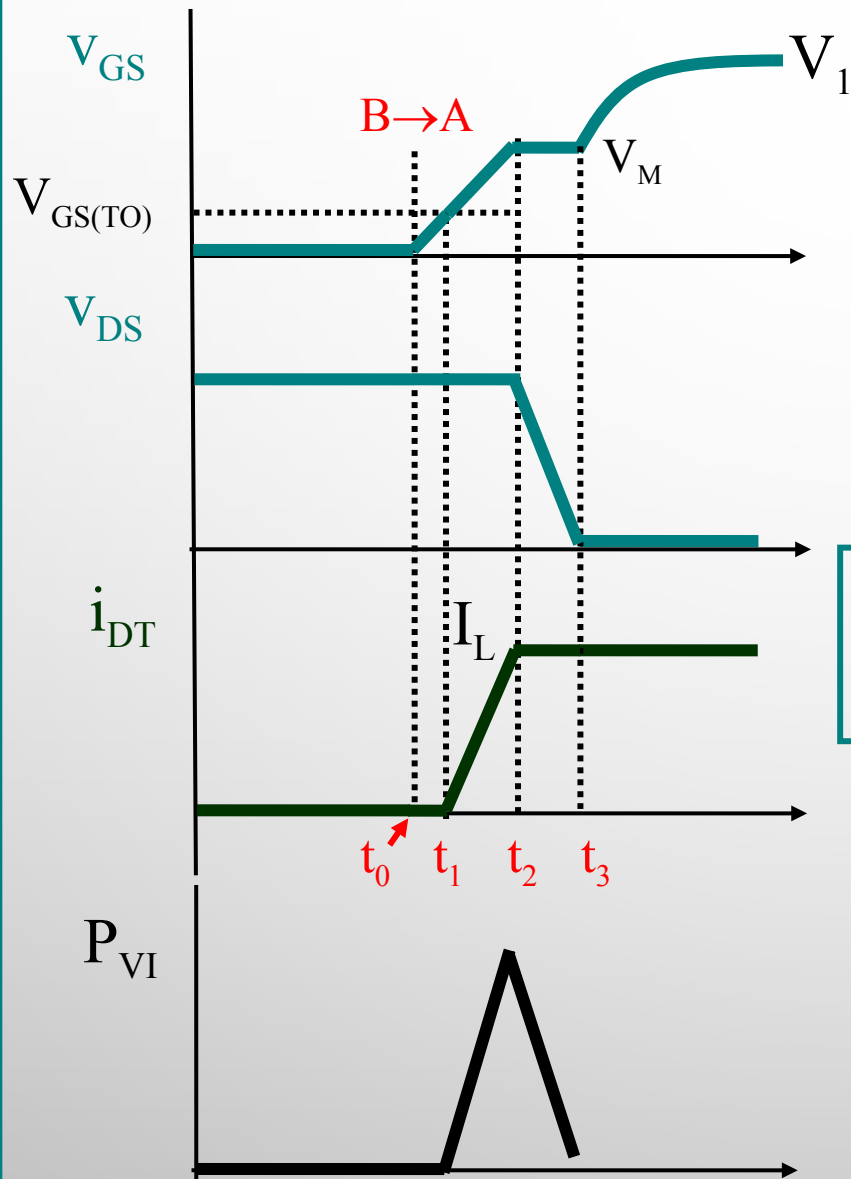


Valoración de pérdidas de entrada en conducción (caso de conmutaciones sin recuperación de energía)

- Valoración de pérdidas entre t_0 y t_2 :
 - Hay que cargar C_{gs} (grande) y descargar C_{dg} (pequeña) V_M voltios (*energía perdida en el circuito de mando*)
 - Hay convivencia tensión corriente entre t_1 y t_2 (*energía perdida en la fuente de corriente dependiente del MOSFET*)



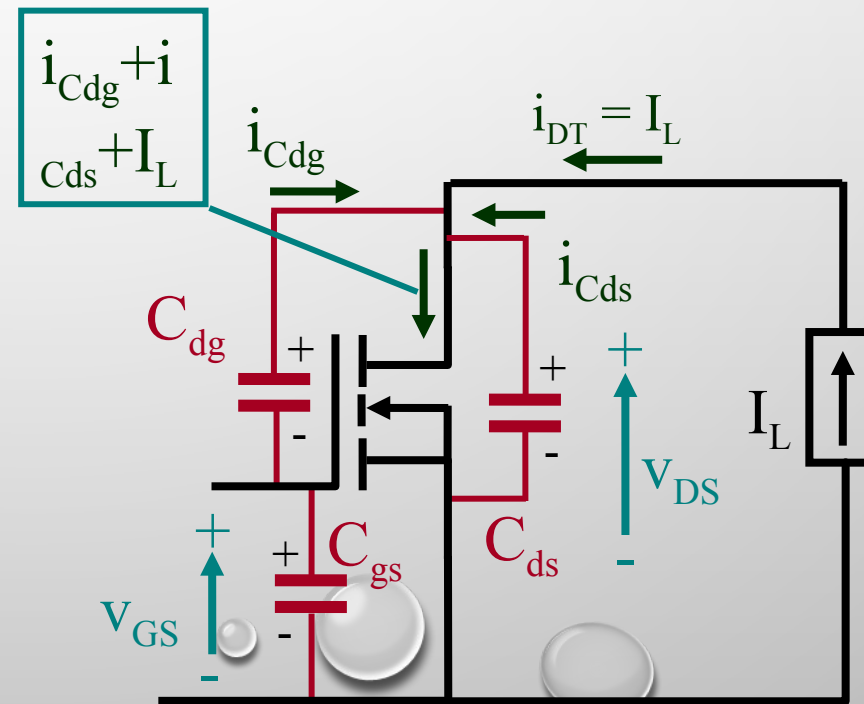
5ª Proceso de conmutación



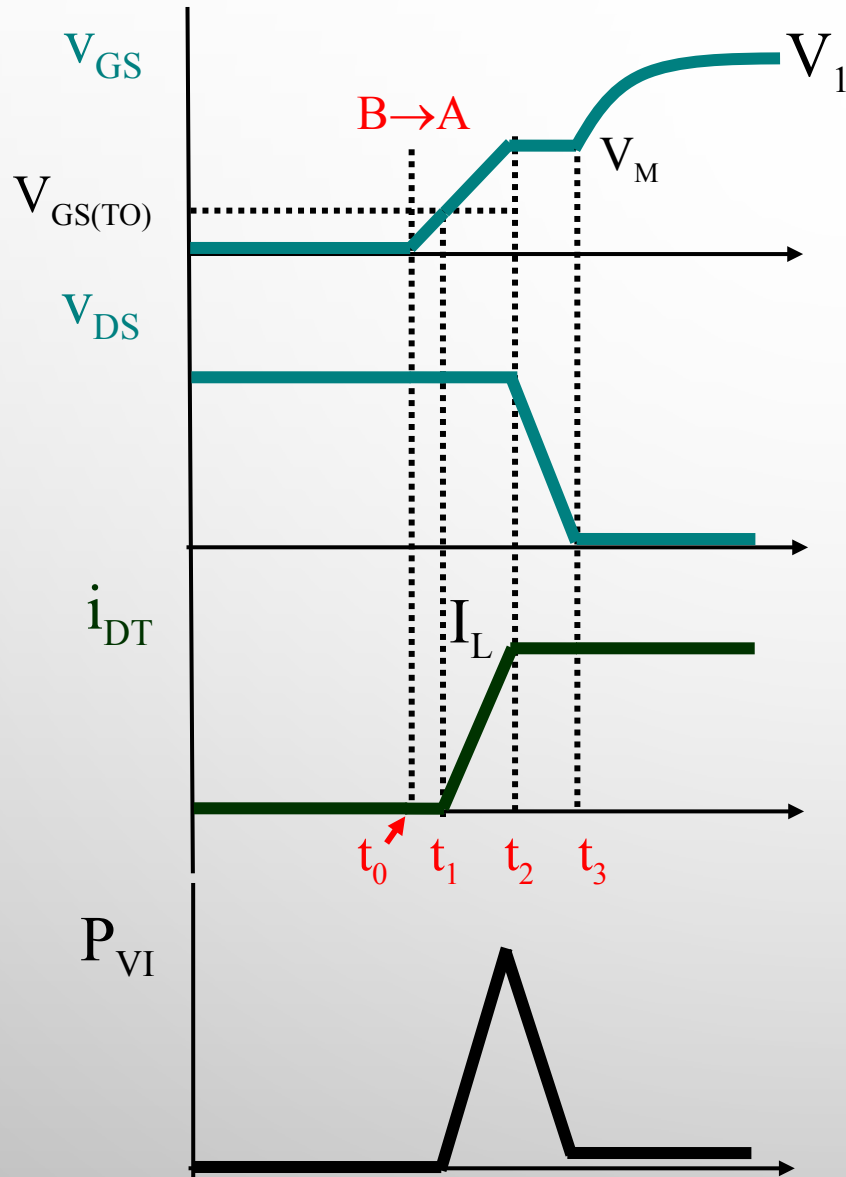
- Valoración de pérdidas entre t_2 y t_3 :

- Hay que descargar C_{ds} hasta 0 (*energía perdida en el transistor*) e invertir la carga de C_{dg} desde $V_2 - V_M$ hasta $-V_M$ (*energía perdida transistor y en el circuito de mando*)

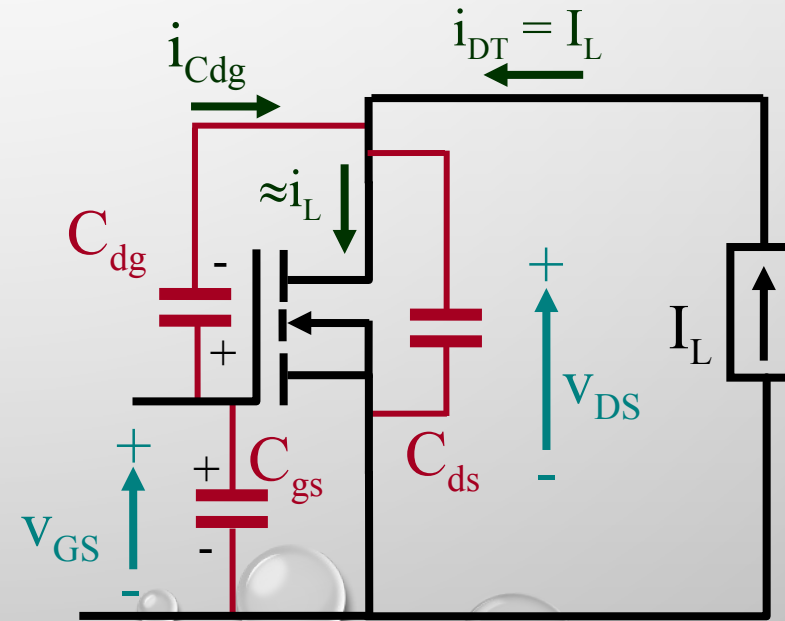
- Hay convivencia tensión corriente entre t_2 y t_3 (*energía suministrada externamente al transistor y perdida*)



5ª Proceso de conmutación

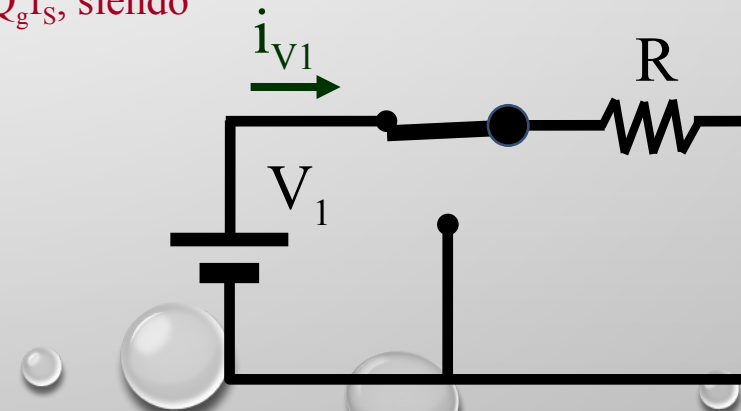
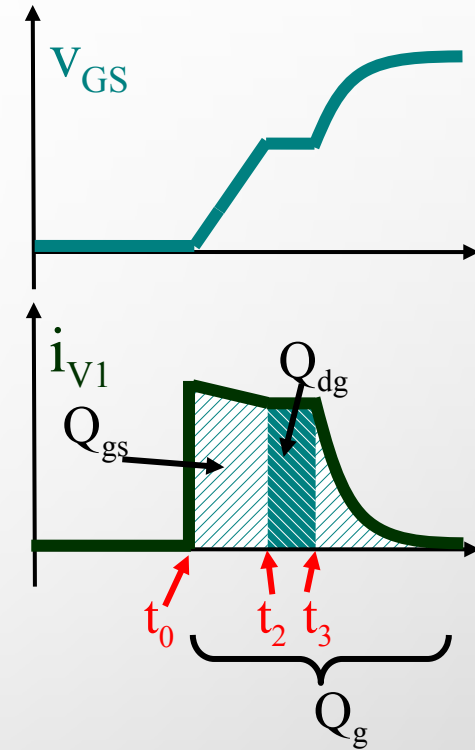


- Valoración de pérdidas a partir de t_3 :
 - Hay que acabar de cargar C_{gs} y C_{dg} hasta V_1
 - No hay convivencia tensión corriente salvo la propia de las pérdidas de conducción



5ª Proceso de conmutación

- Valoración de la rapidez de un dispositivo por la “carga de puerta”:
 - La corriente que da la fuente V_1 es aproximadamente constante entre t_0 y t_3 (comienzo de una exponencial, con $I_{V1} \approx V_1/R$)
 - De t_0 a t_2 , la corriente I_{V1} se ha encargado esencialmente en cargar C_{gs} . Se ha suministrado una carga eléctrica Q_{gs}
 - De t_2 a t_3 , la corriente I_{V1} se ha encargado en invertir la carga de C_{dg} . Se ha suministrado una carga eléctrica Q_{dg}
 - Hasta que $V_{GS} = V_1$ se sigue suministrando carga. Q_g es el valor total (incluyendo Q_{gs} y Q_{dg})
 - Para un determinado sistema de gobierno (V_1 y R), cuanto menores sean Q_{gs} , Q_{dg} y Q_g más rápido será el transistor
 - Obviamente $t_2 - t_0 \approx Q_{gs}R/V_1$, $t_3 - t_2 \approx Q_{dg}R/V_1$ y $P_{V1} = V_1 Q_g f_s$, siendo f_s la frecuencia de conmutación



5ª Proceso de conmutación

- Valoración de la rapidez de un dispositivo por la “carga de puerta”: Información de los fabricantes

IRF 540

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$Q_{g(tot)}$	Total gate charge	$I_D = 17 \text{ A}; V_{DD} = 80 \text{ V}; V_{GS} = 10 \text{ V}$	-	-	65	nC
Q_{gs}	Gate-source charge		-	-	10	nC
Q_{gd}	Gate-drain (Miller) charge		-	-	29	nC

SIEMENS BUZ80

MOSFET de ≈ 1984

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
Q_g	Total Gate Charge	$V_{DD} = 400 \text{ V} \quad I_D = 3 \text{ A} \quad V_{GS} = 10 \text{ V}$		42	55	nC
Q_{gs}	Gate-Source Charge			6		nC
Q_{gd}	Gate-Drain Charge			17		nC



SPD04N80C3

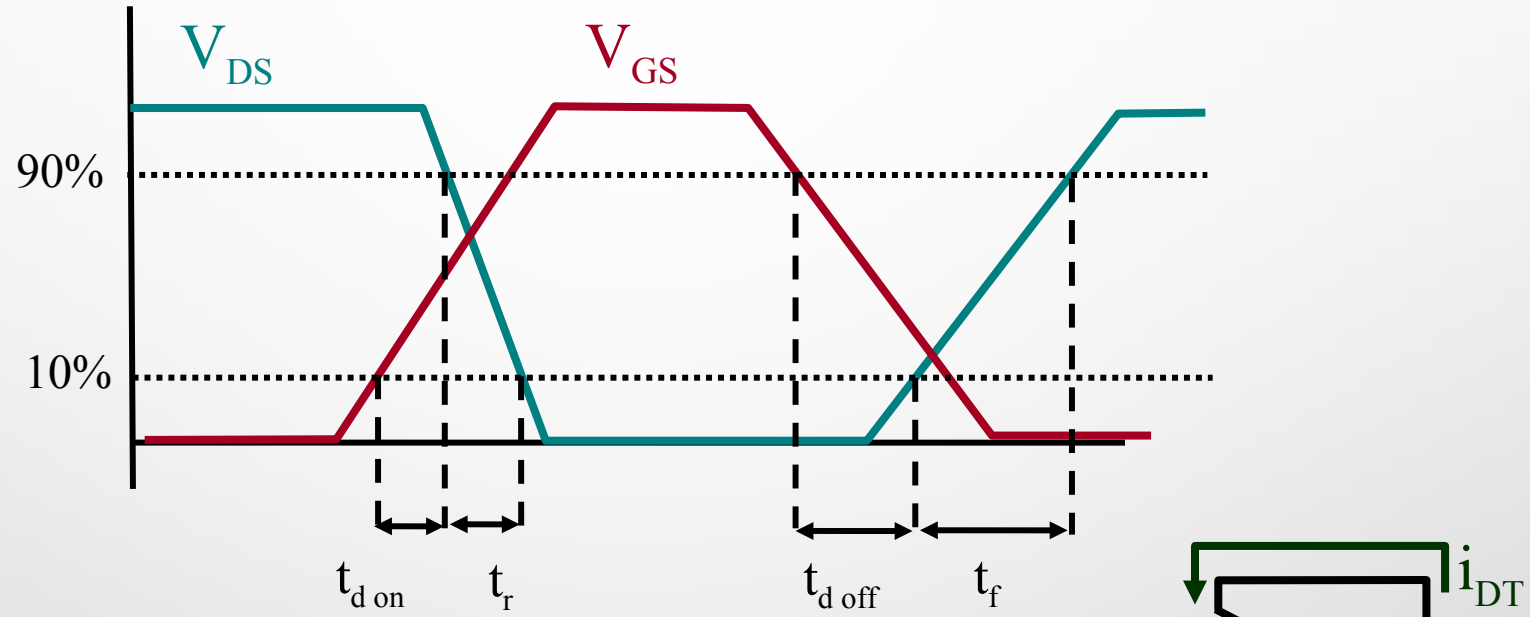
Gate Charge Characteristics

MOSFET de los años 2000

Gate to source charge	Q_{gs}	$V_{DD}=640\text{V}, I_D=4\text{A}$	-	2.4	-	nC
Gate to drain charge	Q_{gd}		-	11	-	
Gate charge total	Q_g	$V_{DD}=640\text{V}, I_D=4\text{A},$ $V_{GS}=0 \text{ to } 10\text{V}$	-	20	26	
Gate plateau voltage	$V_{(plateau)}$	$V_{DD}=640\text{V}, I_D=4\text{A}$	-	6	-	V

5ª Proceso de conmutación

- Otro tipo de información suministrada por los fabricantes: conmutación con carga resistiva (*no es importante para nosotros*)

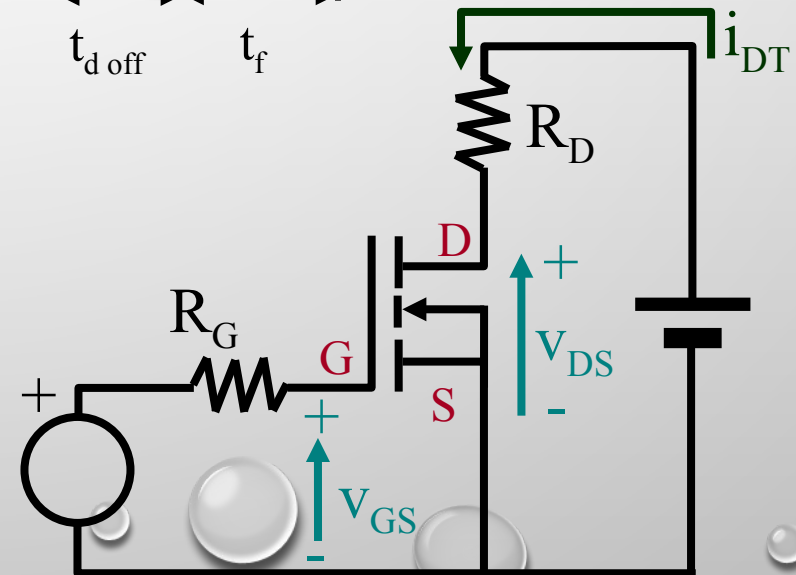


$t_{d\ on}$: retraso de encendido

t_r : tiempo de subida

$t_{d\ off}$: retraso de apagado

t_f : tiempo de bajada



5ª Proceso de conmutación

- Otro tipo de información suministrada por los fabricantes: conmutación con carga resistiva (*no es importante para nosotros*)

ELECTRICAL CHARACTERISTICS

IRF 540

$T_j = 25^\circ\text{C}$ unless otherwise specified

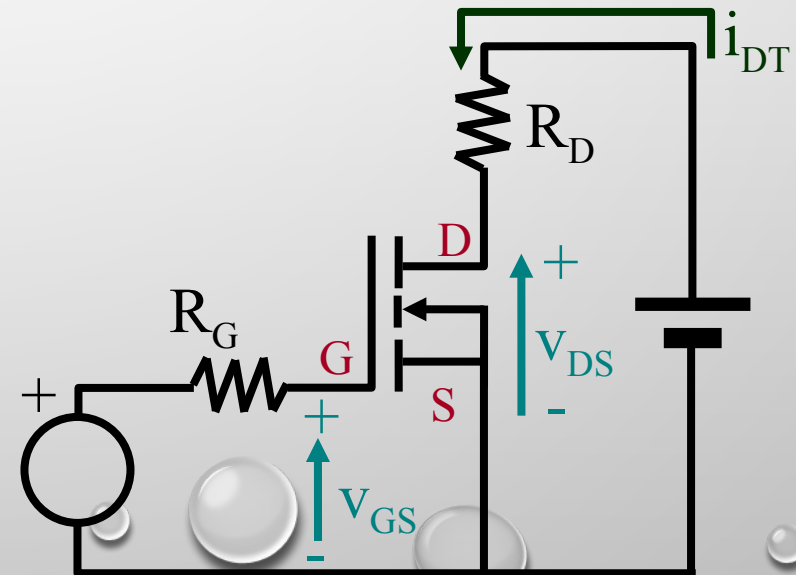
SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$t_{d\text{ on}}$	Turn-on delay time	$V_{DD} = 50\text{ V}; R_D = 2.2\ \Omega;$	-	8	-	ns
t_r	Turn-on rise time	$V_{GS} = 10\text{ V}; R_G = 5.6\ \Omega$	-	39	-	ns
$t_{d\text{ off}}$	Turn-off delay time	Resistive load	-	26	-	ns
t_f	Turn-off fall time		-	24	-	ns

$t_{d\text{ on}}$: retraso de encendido

t_r : tiempo de subida

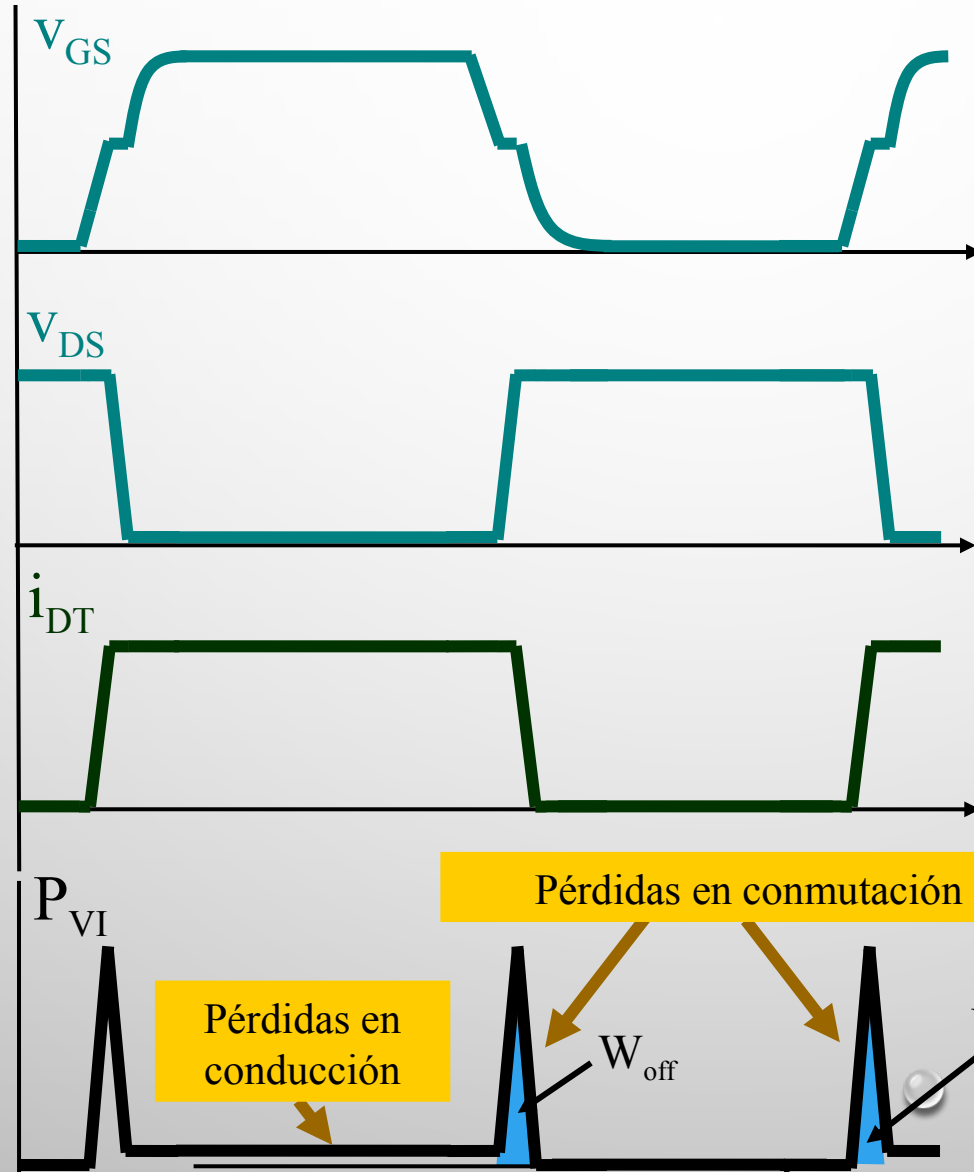
$t_{d\text{ off}}$: retraso de apagado

t_f : tiempo de bajada



Pérdidas en un MOSFET de potencia

- Pérdidas por convivencia tensión corriente entre drenador y fuente



$$P_{\text{cond}} = R_{\text{DS(on)}} i_{\text{DT(rms)}}^2$$

$$P_{\text{conm}} = f_s (w_{\text{on}} + w_{\text{off}})$$

Pérdidas en
conducción

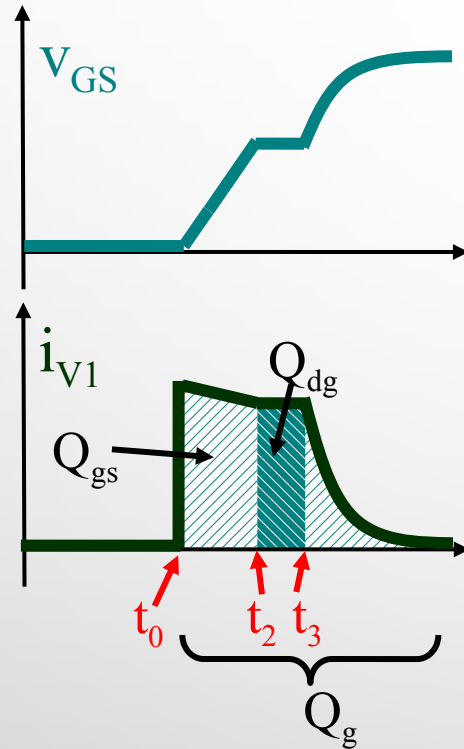
Pérdidas en conmutación

w_{off}

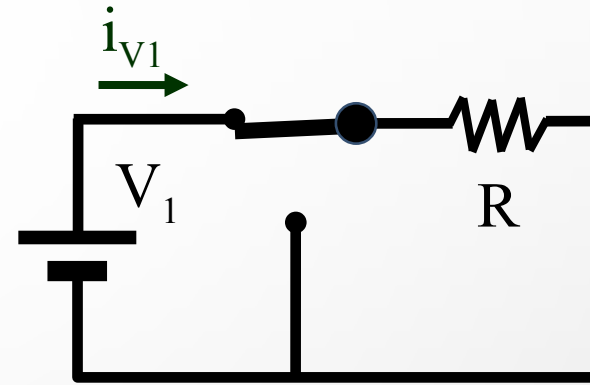
w_{on}

Pérdidas en un MOSFET de potencia

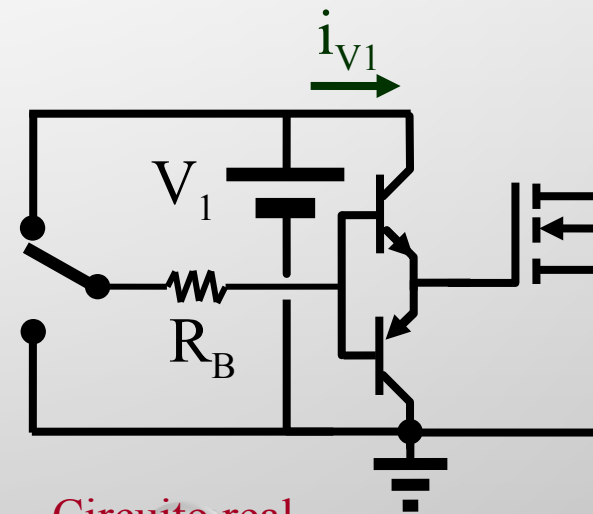
- Pérdidas en la fuente de gobierno



$$P_{V1} = V_1 Q_g f_s$$



Circuito teórico



Circuito real

El diodo parásito de los MOSFETs de potencia

El diodo parásito suele tener malas características, sobre todo en MOSFETs de alta tensión

REVERSE DIODE LIMITING VALUES AND CHARACTERISTICS

IRF 540

$T_j = 25^\circ\text{C}$ unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I_S	Continuous source current (body diode)		-	-	23	A
I_{SM}	Pulsed source current (body diode)		-	-	92	A
V_{SD}	Diode forward voltage	$I_F = 28\text{ A}; V_{GS} = 0\text{ V}$	-	0.94	1.5	V
t_{rr}	Reverse recovery time	$I_F = 17\text{ A}; -di_F/dt = 100\text{ A}/\mu\text{s}; V_{GS} = 0\text{ V}; V_R = 25\text{ V}$	-	61	-	ns
Q_{rr}	Reverse recovery charge		-	200	-	nC

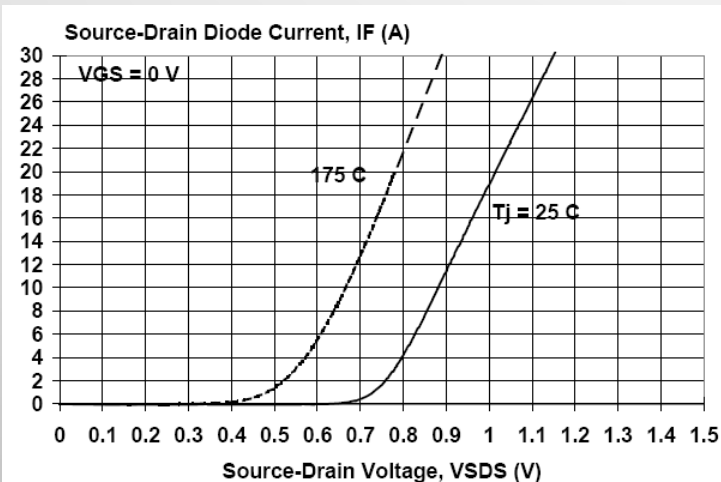
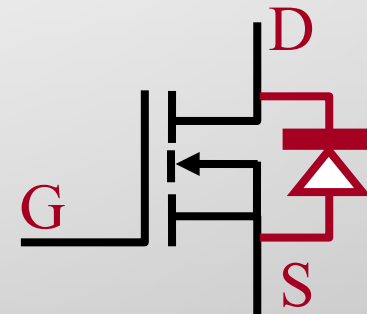


Fig. 13. Typical reverse diode current.
 $I_F = f(V_{SDS})$; conditions: $V_{GS} = 0\text{ V}$; parameter T_j



El diodo parásito de los MOSFETs de potencia

El diodo parásito en un MOSFET de alta tensión

SPD04N80C3 

V_{DS}	800	V
$R_{DS(on)}$	1.3	Ω
I_D	4	A

Electrical Characteristics, at $T_j = 25^\circ\text{C}$, unless otherwise specified

Parameter	Symbol	Conditions	Values			Unit
			min.	typ.	max.	
Inverse diode continuous forward current	I_S	$T_C = 25^\circ\text{C}$	-	-	4	A
Inverse diode direct current, pulsed	I_{SM}		-	-	12	
Inverse diode forward voltage	V_{SD}	$V_{GS} = 0\text{V}, I_F = I_S$	-	1	1.2	V
Reverse recovery time	t_{rr}	$V_R = 640\text{V}, I_F = I_S, di_F/dt = 100\text{A}/\mu\text{s}$	-	520	-	ns
Reverse recovery charge	Q_{rr}		-	4	-	μC
Peak reverse recovery current	I_{rrm}		-	12	-	A
Peak rate of fall of reverse recovery current	di_{rr}/dt		-	300	-	A/ μs

Características térmicas de los MOSFETs de potencia

- Es válido todo lo comentado para los diodos de potencia

Philips Semiconductors

Product specification

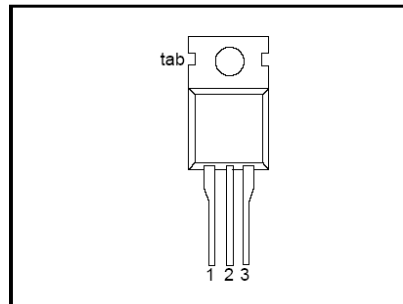
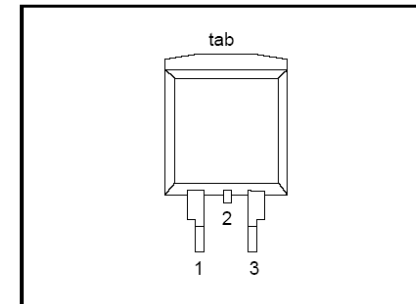
N-channel TrenchMOS™ transistor

IRF540, IRF540S

PINNING

PIN	DESCRIPTION
1	gate
2	drain ¹
3	source
tab	drain

SOT78 (TO220AB)

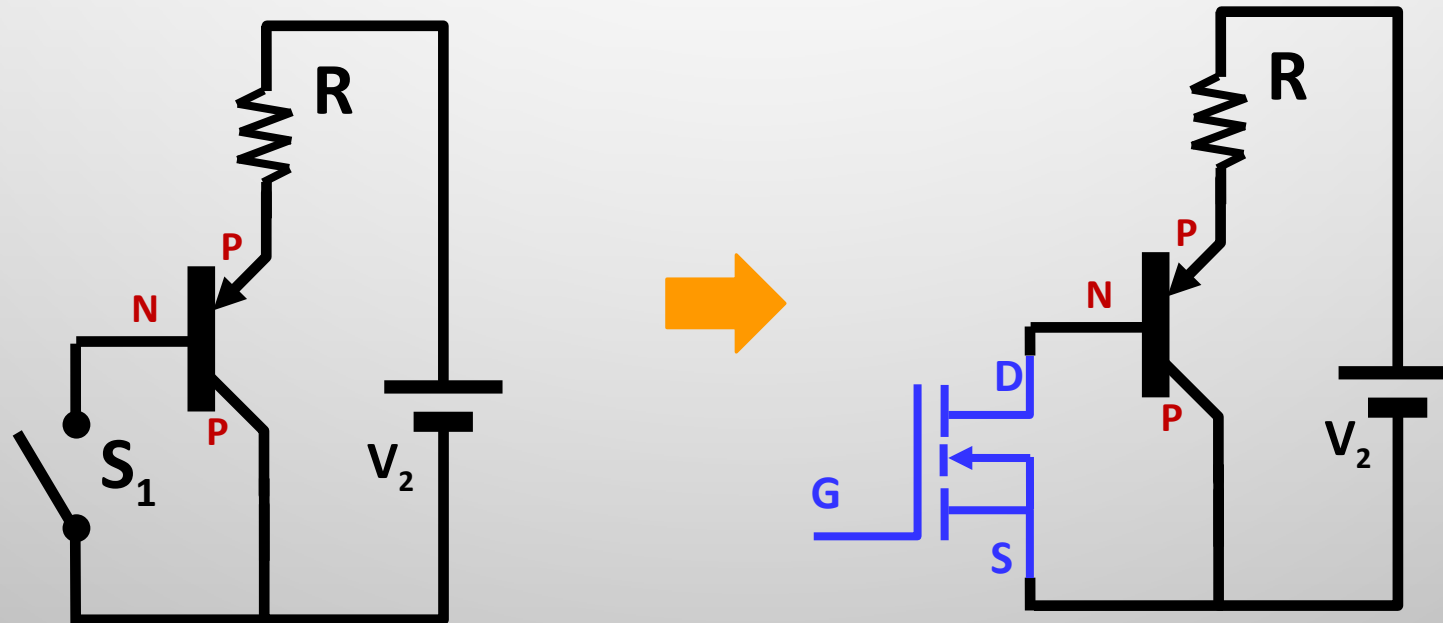
SOT404 (D²PAK)

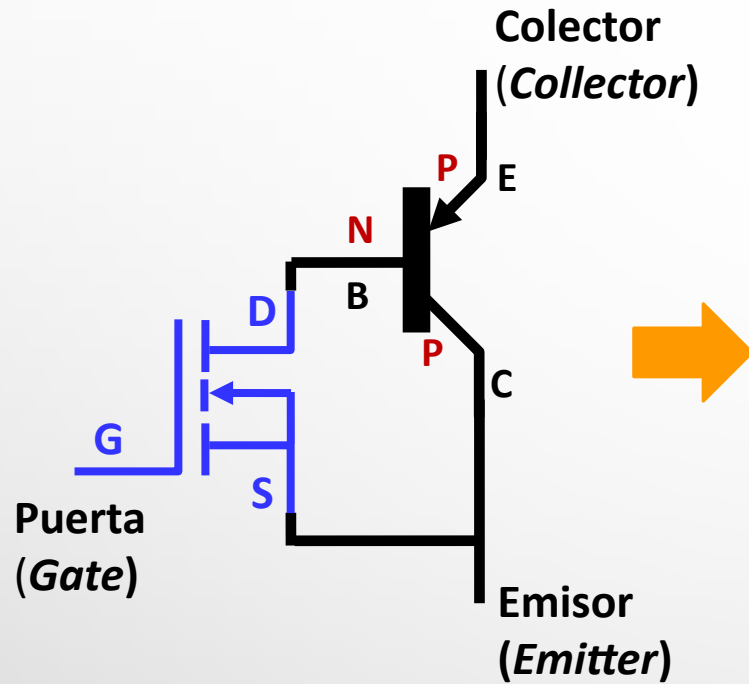
THERMAL RESISTANCES

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$R_{th\ j-mb}$	Thermal resistance junction to mounting base		-	-	1.5	K/W
$R_{th\ j-a}$	Thermal resistance junction to ambient	SOT78 package, in free air	-	60	-	K/W
		SOT404 package, pcb mounted, minimum footprint	-	50	-	K/W

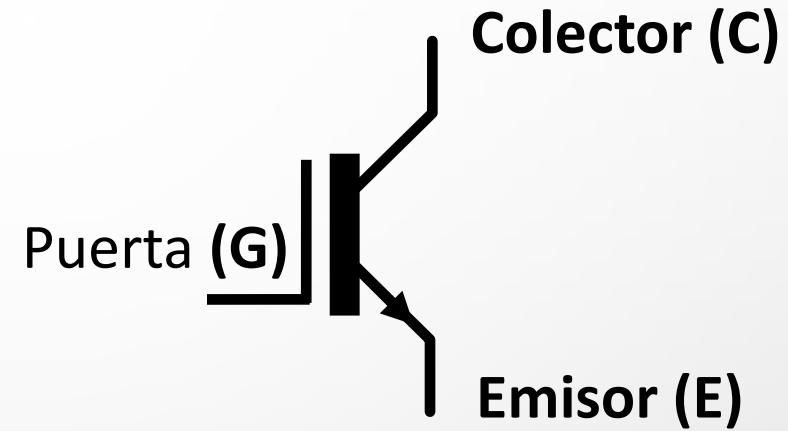
- Este fabricante denomina “*mounting base*” a la cápsula y suministra información de la $R_{THja} = R_{THjc} + R_{THca}$

- El IGBT (Insulated Gate Bipolar Transistor) se basa en una estructura que permite:
 - Modulación de la conductividad (lo que implica bajas pérdidas en conducción)
 - Antisaturación del transistor bipolar interno (no tan lento como si se saturara completamente)
 - Control desde una puerta MOS (como un MOSFET).

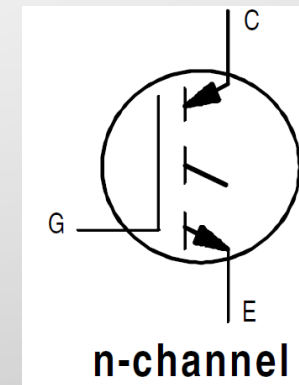




Circuito equivalente simplificado de un IGBT



Símbolo de un IGBT de canal N

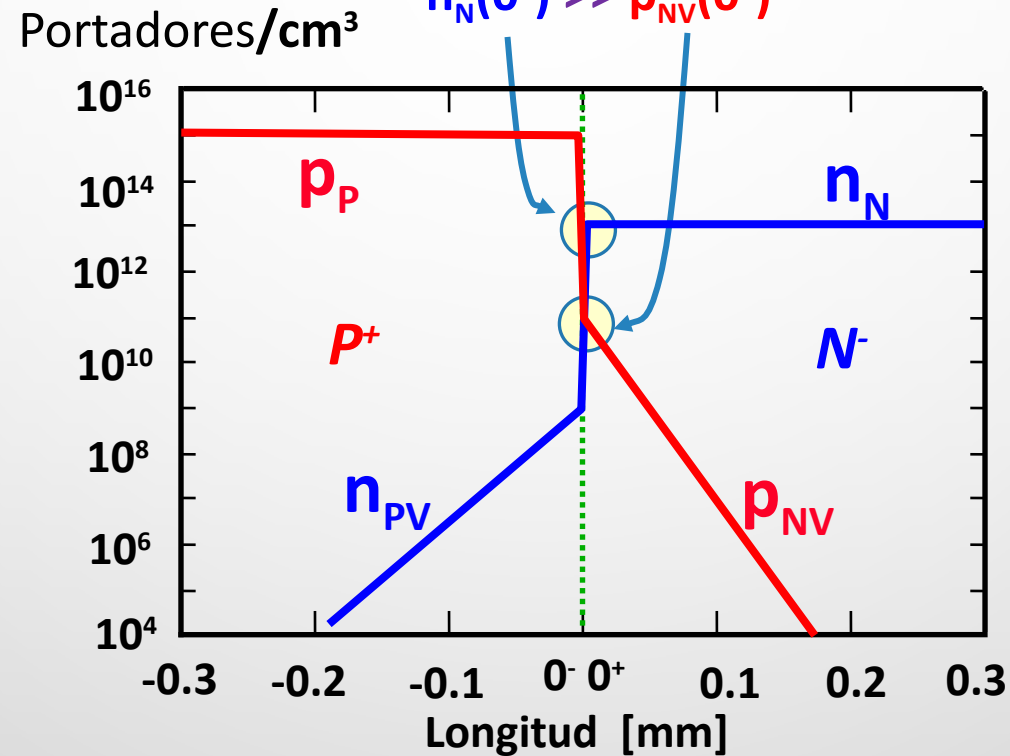


Otro símbolo usado

Concepto de nivel de inyección en una unión PN

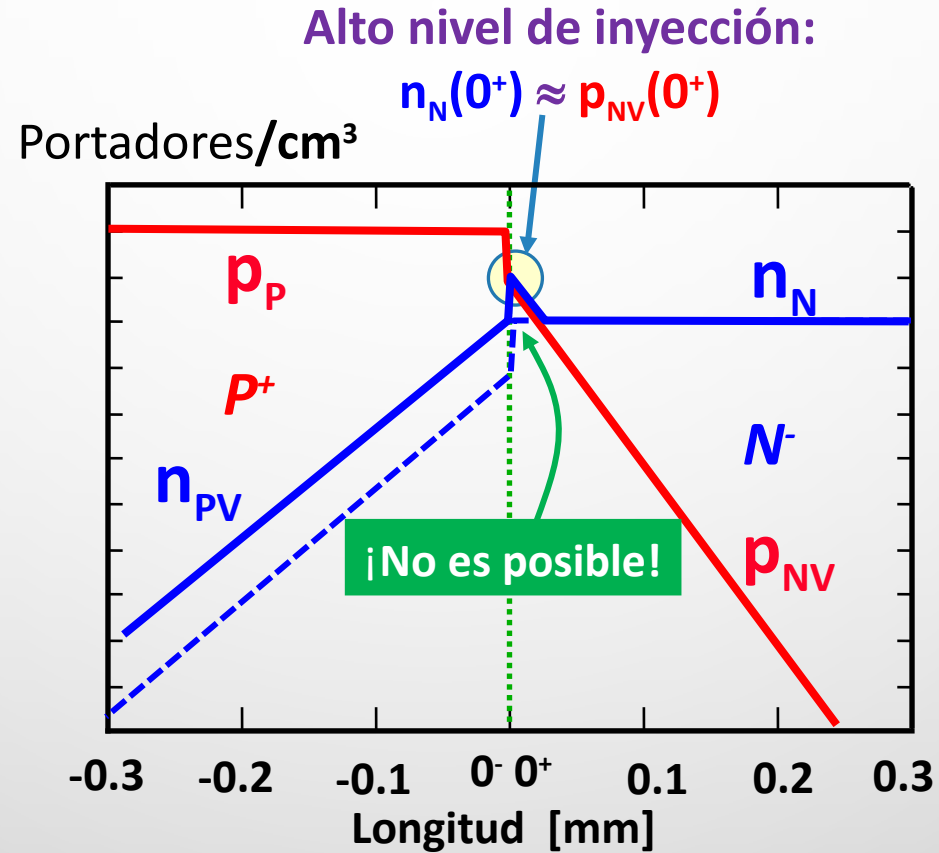
Bajo nivel de inyección :

$$n_N(0^+) \gg p_{NV}(0^+)$$



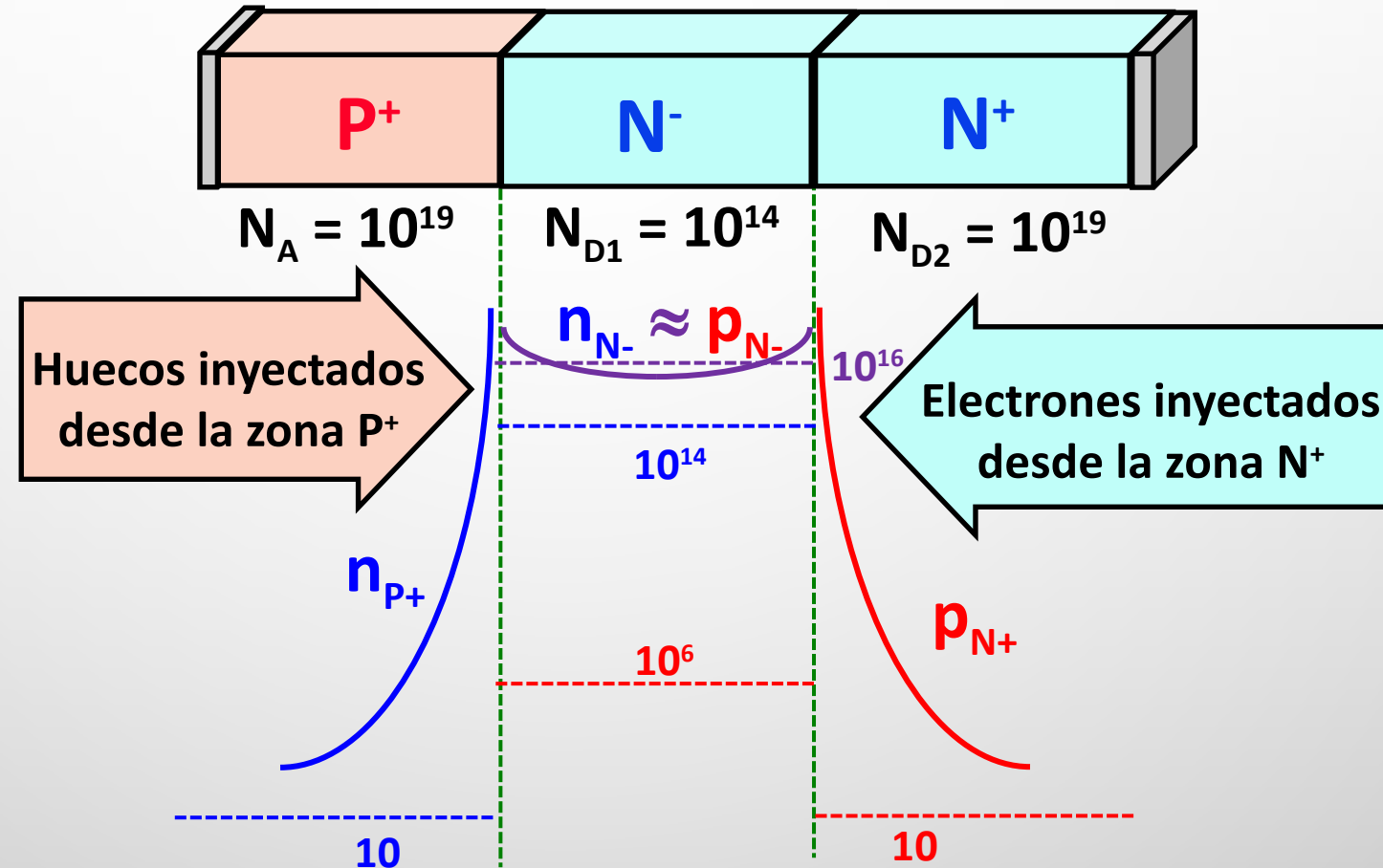
- Bajo nivel de inyección es lo que siempre hemos considerado hasta ahora en otros casos de uniones PN y P⁺N⁻
- En el caso de uniones P⁺N⁻ esto es válido para polarizaciones directas no muy intensas. En caso contrario, entramos en alta inyección.

Concepto de nivel de inyección en una unión PN



- Si la tensión de polarización directa es suficientemente intensa, $p_{NV}(0^+)$ se aproxima a $n_N(0^+)$. En este caso, n_N no permanece constante, sino que se incrementa notablemente

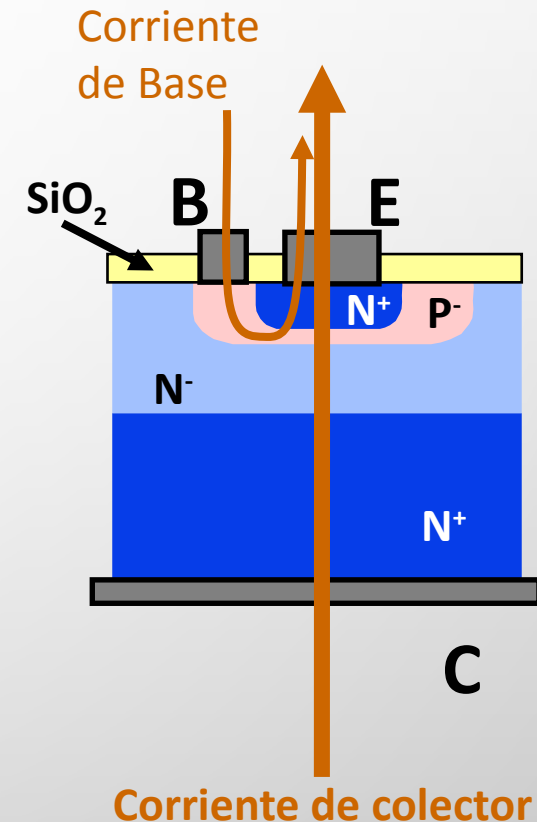
Modulación de la Conductividad



- Hay inyección de portadores desde las regiones adyacentes muy dopadas (*doble inyección*), lo que disminuye la resistividad de la región poco dopada cuando está en conducción. Este fenómeno se llama *Modulación de la Conductividad* y sólo ocurre en dispositivos bipolares

Transistores bipolares (BJTs) de potencia

- Se utilizaban antes del desarrollo de los MOSFET de potencia. Hoy se utilizan poco (como interruptores principales)
- Son mucho más lentos que los MOSFETs (como unas 10 veces más lentos)
- Además, hay que inyectar una corriente bastante apreciable por la base (sólo 5-20 veces menor que la corriente de colector)
- Sin embargo, tienen modulación de la conductividad, lo que implica que se pueden hacer dispositivos que soporten mucha tensión (zona N^- poco dopada) y que tengan baja resistencia en conducción (por modulación de la conductividad)
- En resumen, superan a los MOSFET en comportamiento estático

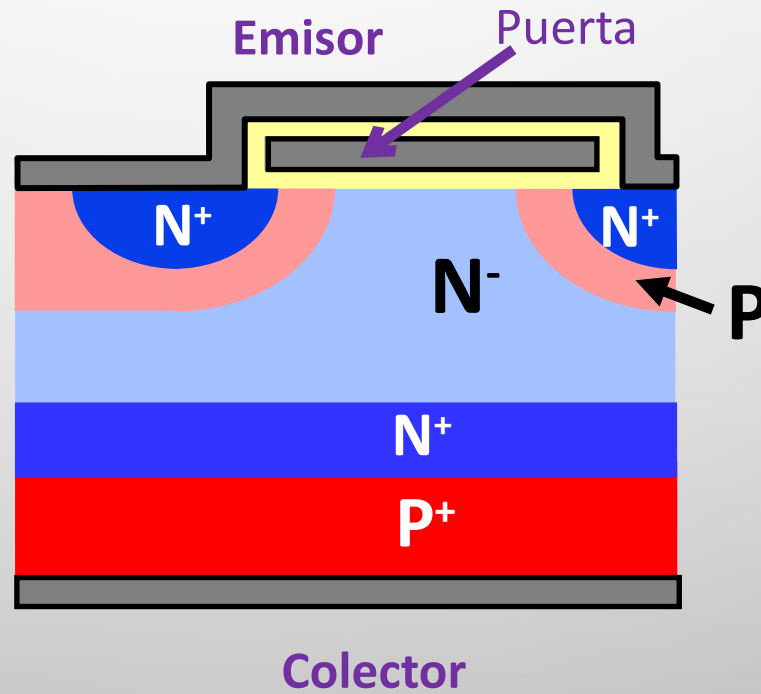
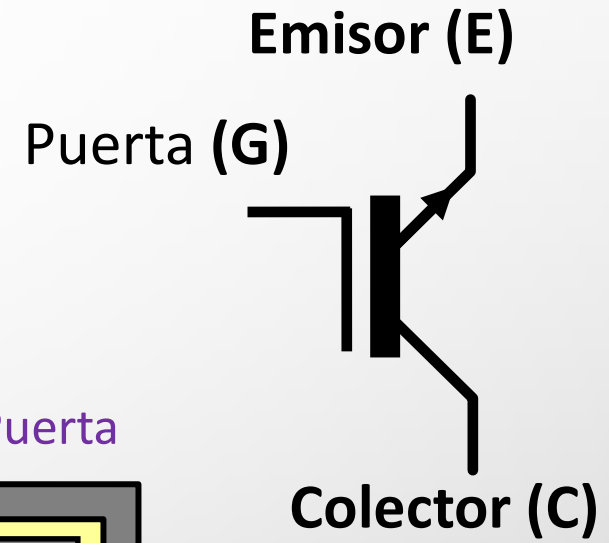
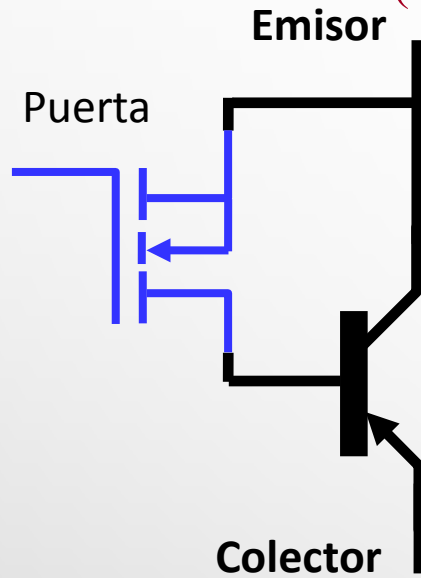


Comparación entre BJTs y MOSFETs de potencia

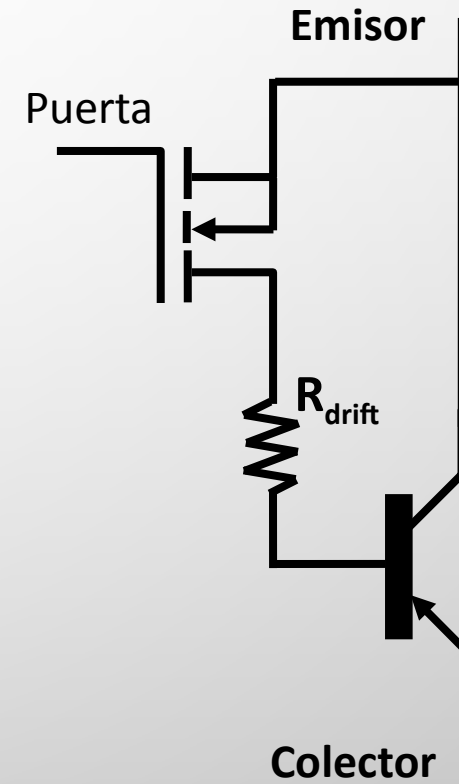
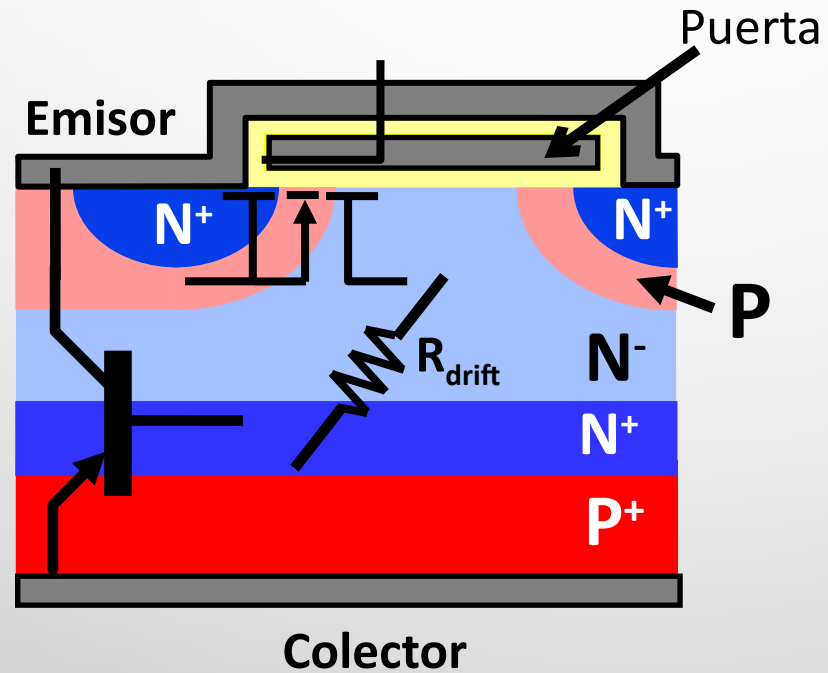
	Conmutación	Control	Modulación de la Conductividad	Pérdidas en conducción en dispositivos de alta tensión
BJTs	Lenta	Difícil	Sí	Bajas
MOSFETs	Rápida	Fácil	No	Altas

- ¿Se puede conseguir un dispositivo con las ventajas de ambos?
- La respuesta es el IGBT, que presenta muy buenas **características** en aplicaciones de mayor potencia que las de uso de los MOSFET (sacrificando frecuencia de conmutación)

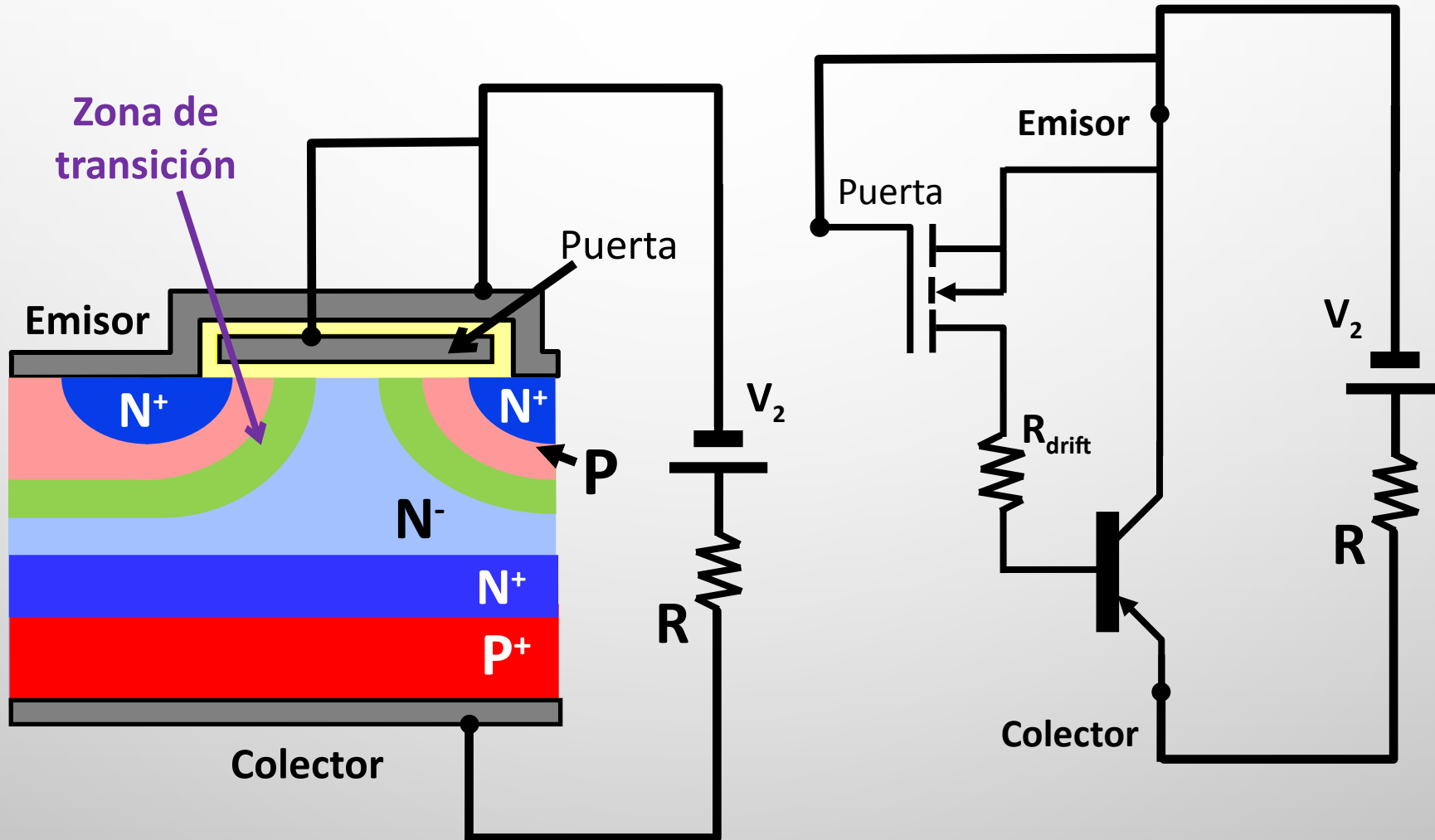
- Estructura interna de un IGBT (modelo muy simple)



- Estructura interna de un IGBT
(modelo un poco más elaborado)



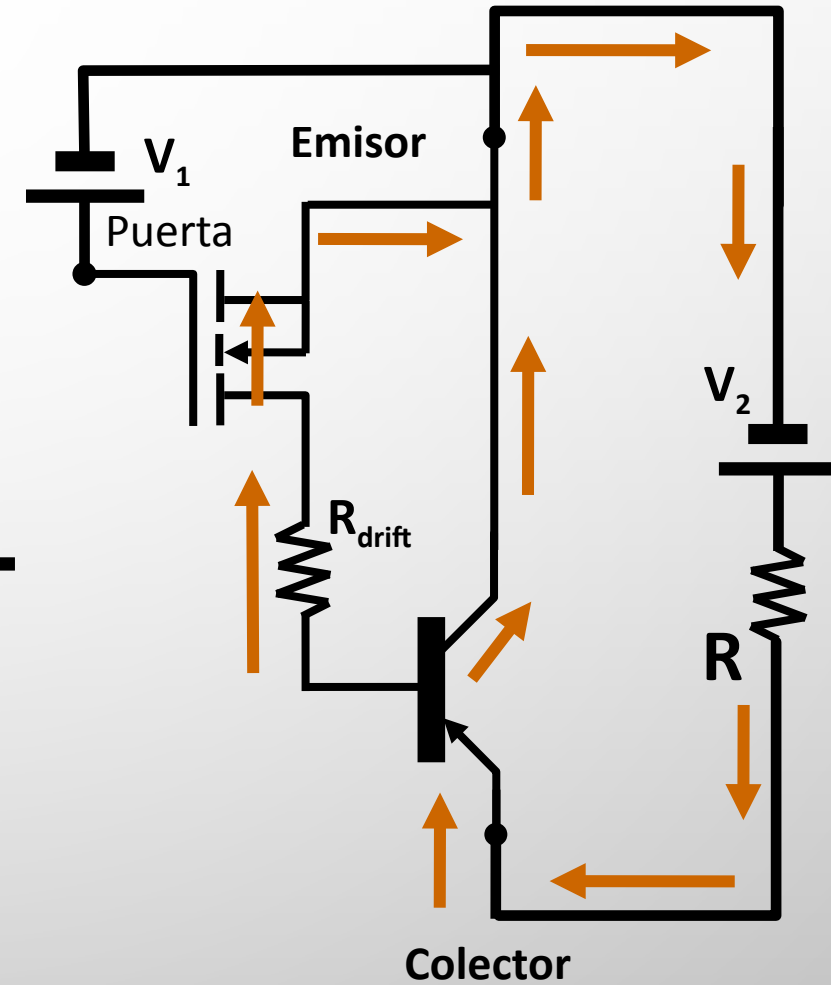
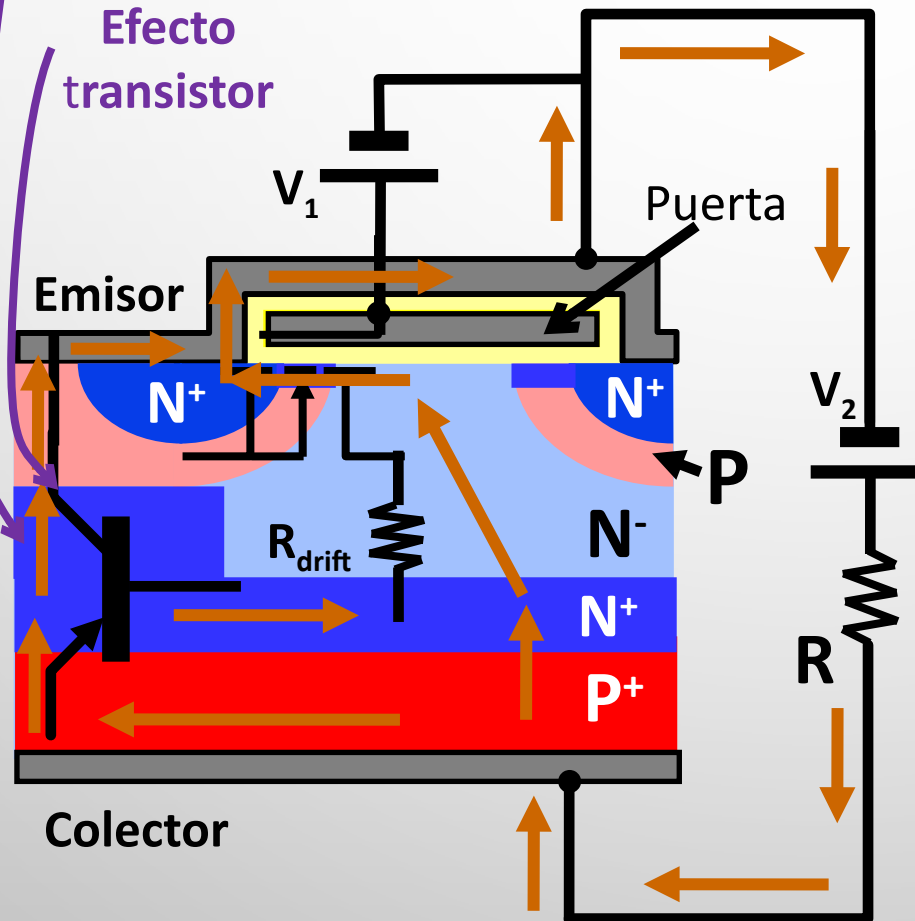
- El IGBT bloqueando (soportando) tensión



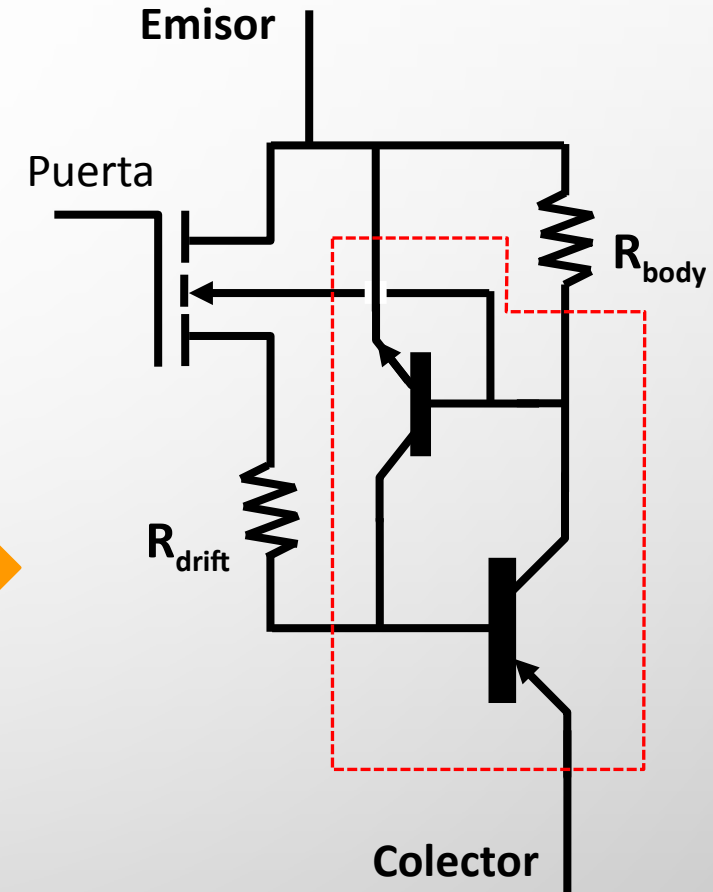
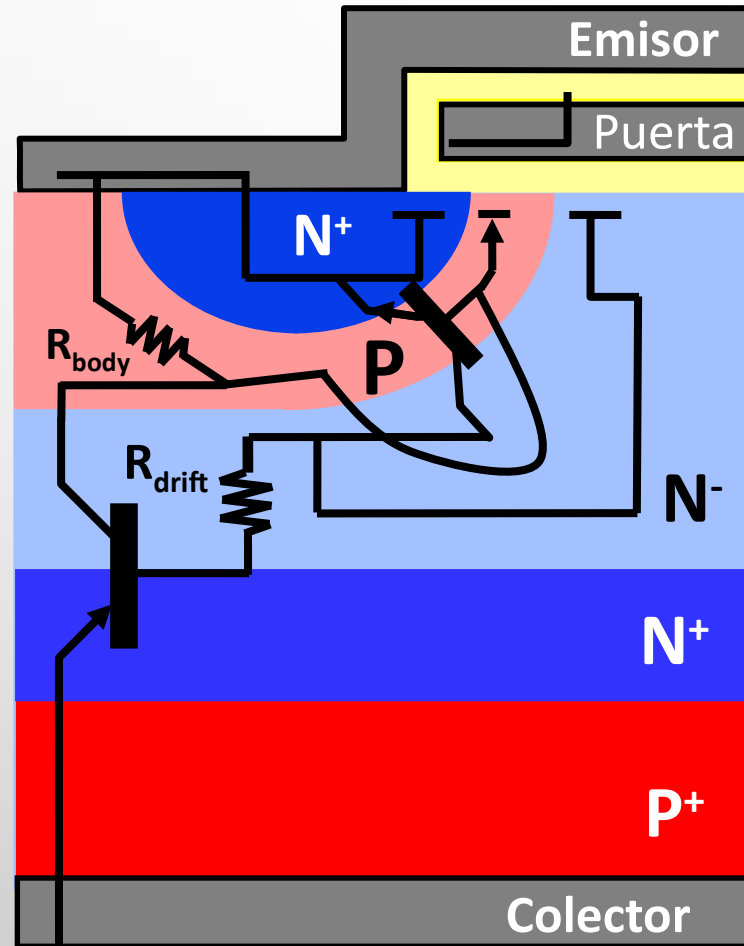
- El IGBT conduciendo corriente

Modulación de la Conductividad

Efecto transistor



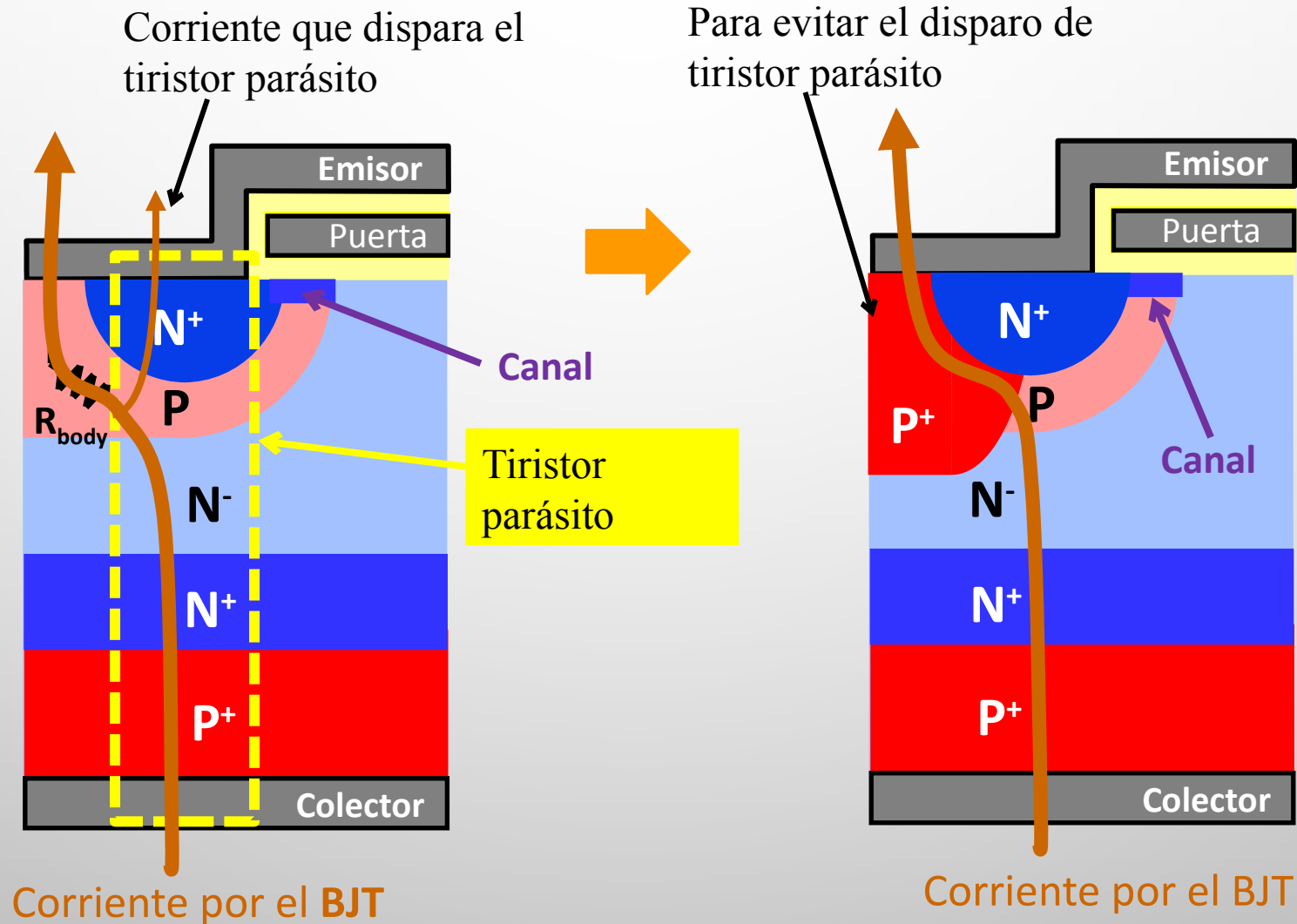
- Modelo completo de la estructura interna de un IGBT



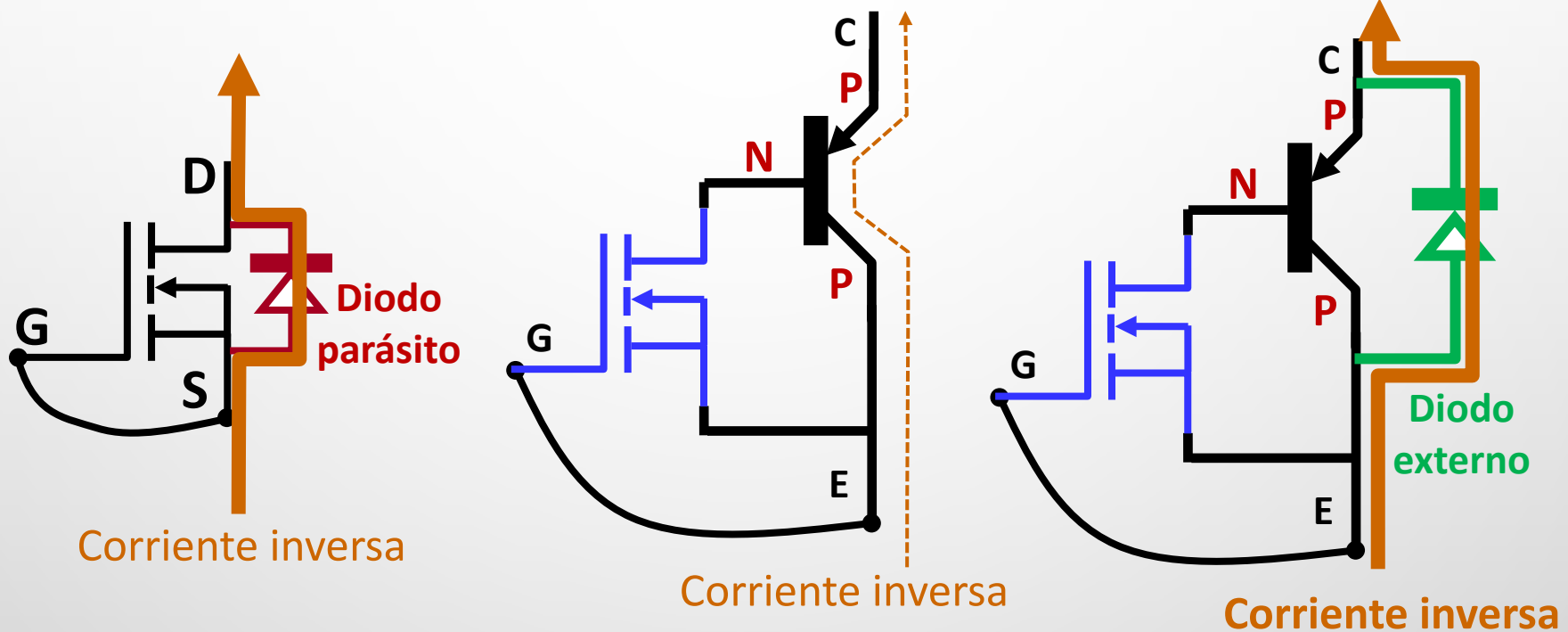
- Hay un tiristor parásito que creaba problemas en los primeros IGBTs. El problema está hoy solucionado, cortocircuitando R_{body}

Principio de operación y estructura

- Modelo completo de la estructura interna de un IGBT actual (solucionado el problema del tiristor parásito interno)

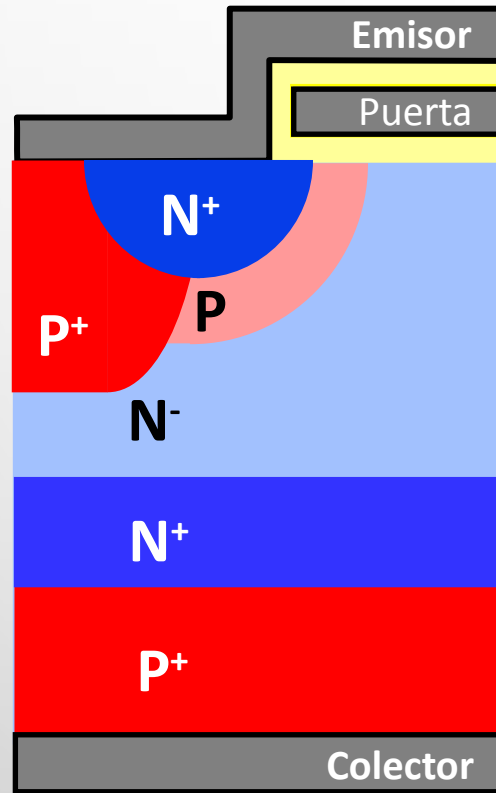


- El **IGBT no puede** conducir corriente inversa con tensión cero en puerta, como sí ocurría en los **MOSFETs**

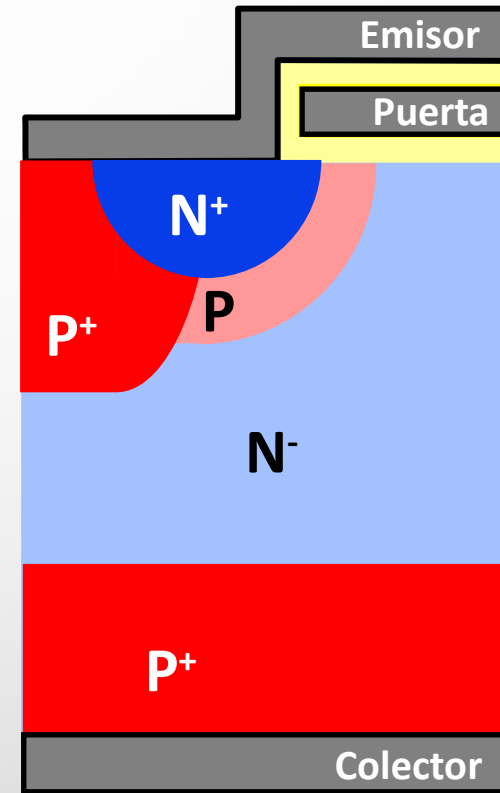


- El IGBT por tanto puede soportar tensión inversa
- Los IGBTs simétricos se diseñan para este fin. Sin embargo, la caída de tensión directa es mayor en ellos.
- Para conducir corriente inversa hay que colocar un diodo en antiparalelo

- Estructuras asimétrica y simétrica

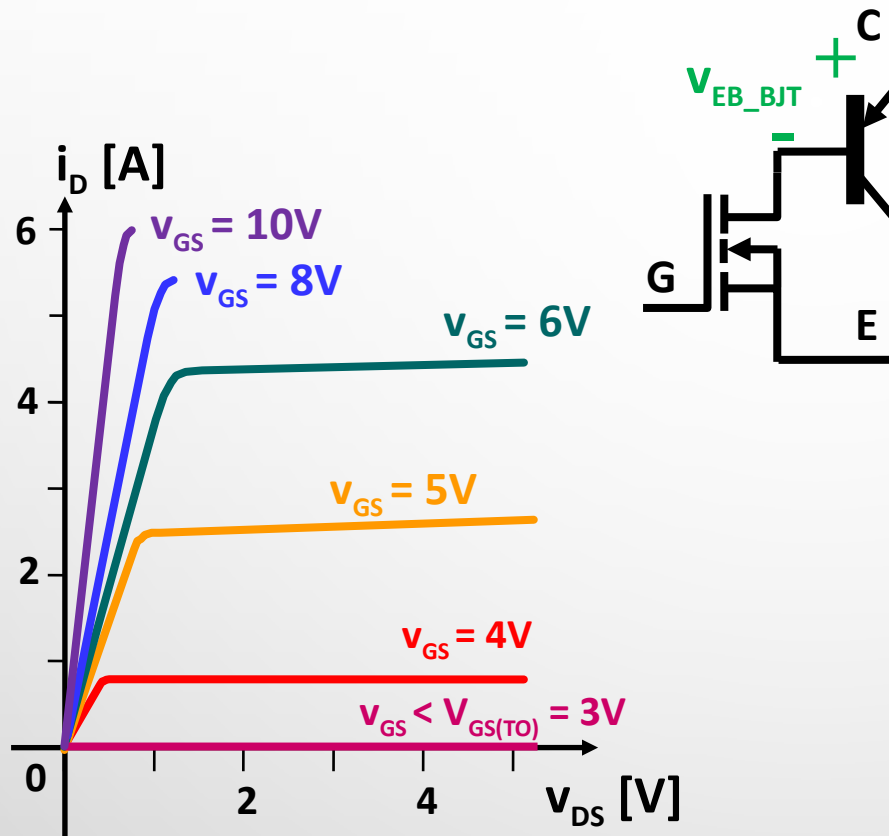


- IGBT asimétrico
(también llamado
“punch-through IGBT”)

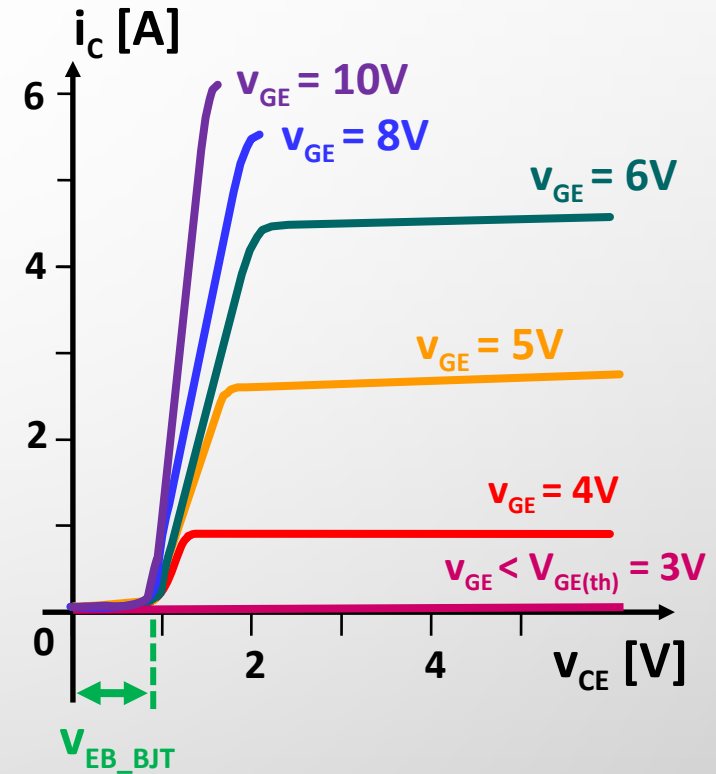


- IGBT simétrico
(también llamado
“non-punch-through IGBT”)

Curvas características de salida de los IGBTs



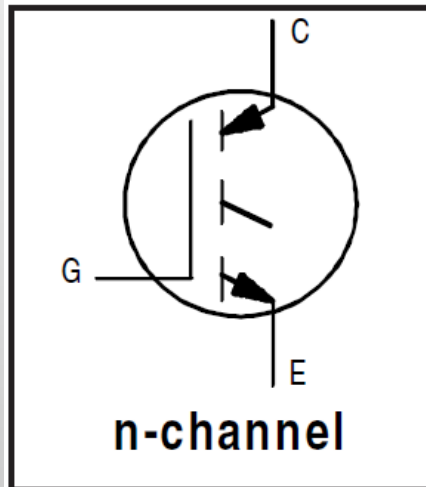
- Caso de un MOSFET.
- También es así en la parte “MOSFET” del IGBT



- Caso de un IGBT.
- Se obtienen sumando v_{EB_BJT} a las curvas características de un MOSFET

International
IOR Rectifier

INSULATED GATE BIPOLAR TRANSISTOR

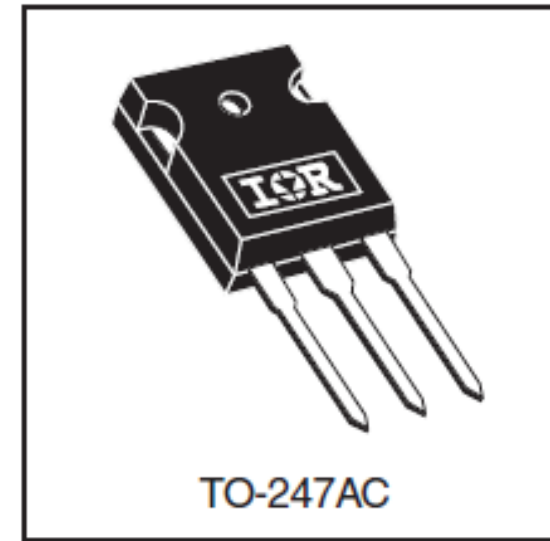


$$V_{CES} = 600V$$

$$V_{CE(on) \text{ max.}} = 2.30V$$

$$@ V_{GE} = 15V, I_C = 27A$$

IRG4PC50W



- Información general del **IRG4PC50W**.

Features

- Designed expressly for Switch-Mode Power Supply and PFC (power factor correction) applications
- Industry-benchmark switching losses improve efficiency of all power supply topologies
- 50% reduction of Eoff parameter
- Low IGBT conduction losses
- Latest-generation IGBT design and construction offers tighter parameters distribution, exceptional reliability

Benefits

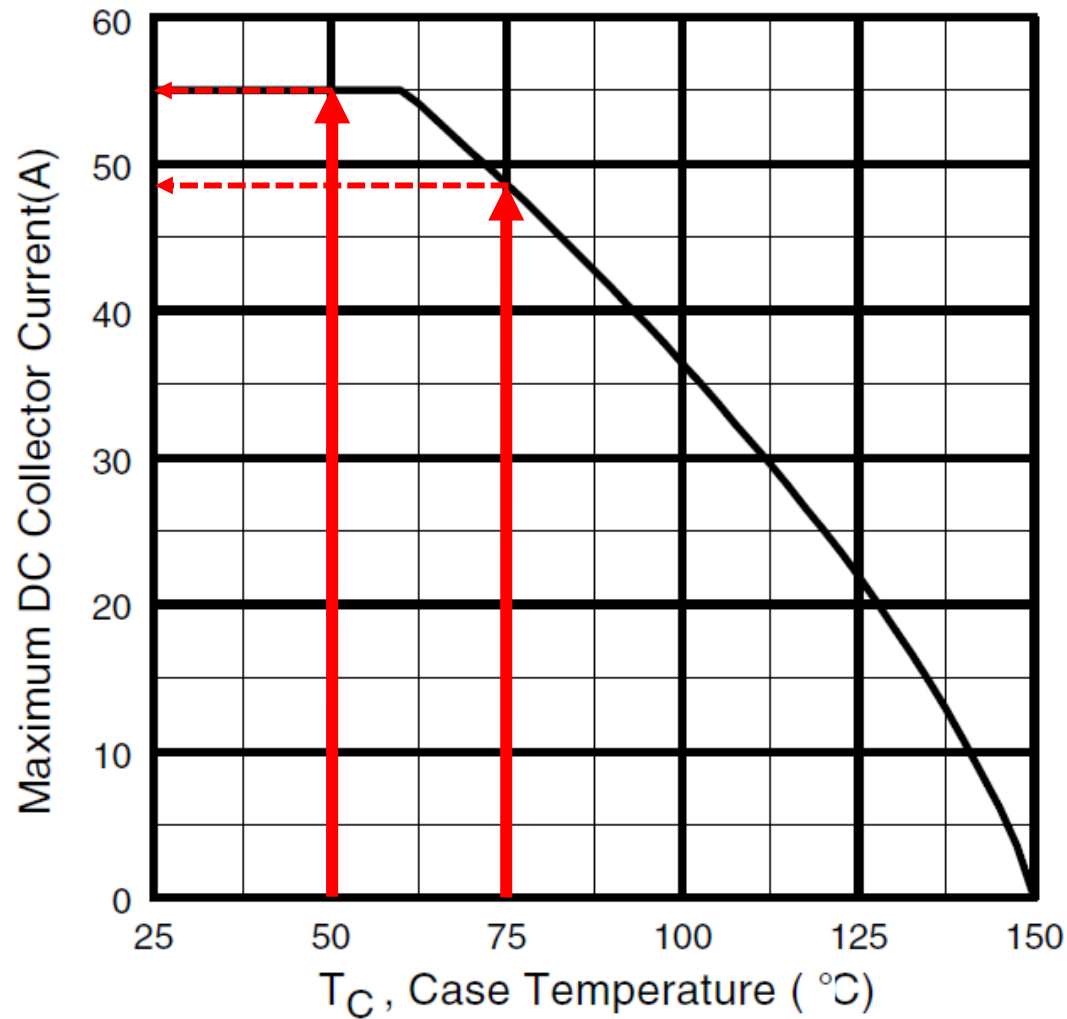
- Lower switching losses allow more cost-effective operation than power MOSFETs up to 150 kHz ("hard switched" mode)
- Of particular benefit to single-ended converters and boost PFC topologies 150W and higher
- Low conduction losses and minimal minority-carrier recombination make these an excellent option for resonant mode switching as well (up to >300 kHz)

Absolute Maximum Ratings

	Parameter	Max.	Units
V_{CES}	Collector-to-Emitter Breakdown Voltage	600	V
$I_C @ T_C = 25^{\circ}\text{C}$	Continuous Collector Current	55	A
$I_C @ T_C = 100^{\circ}\text{C}$	Continuous Collector Current	27	
I_{CM}	Pulsed Collector Current ①	220	
I_{LM}	Clamped Inductive Load Current ②	220	
V_{GE}	Gate-to-Emitter Voltage	± 20	V
E_{ARV}	Reverse Voltage Avalanche Energy ③	170	mJ
$P_D @ T_C = 25^{\circ}\text{C}$	Maximum Power Dissipation	200	W
$P_D @ T_C = 100^{\circ}\text{C}$	Maximum Power Dissipation	78	
T_J T_{STG}	Operating Junction and Storage Temperature Range	-55 to + 150	$^{\circ}\text{C}$
	Soldering Temperature, for 10 seconds	300 (0.063 in. (1.6mm from case)	
	Mounting torque, 6-32 or M3 screw.	10 lbf•in (1.1N•m)	

Thermal Resistance

	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	0.64	$^{\circ}\text{C/W}$
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient, typical socket mount	—	40	
Wt	Weight	6 (0.21)	—	g (oz)



I_{C_max} @ $T = 50^{\circ}C$: 55 A

I_{C_max} @ $T = 75^{\circ}C$: 48 A

Fig. 4 - Maximum Collector Current vs. Case Temperature

Características estáticas de un IGBT

Asymmetrical IGBT

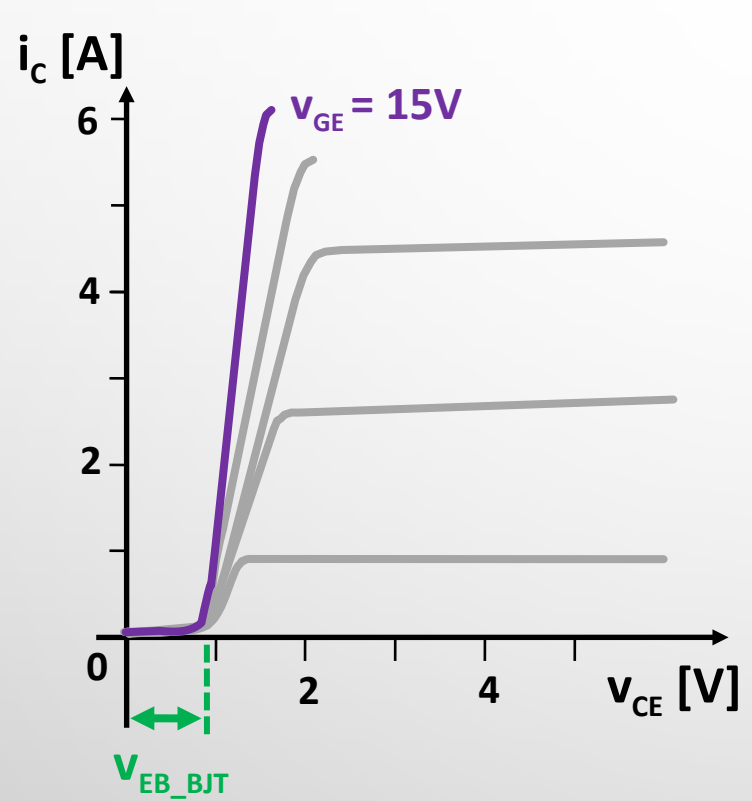
Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)CES}$	Collector-to-Emitter Breakdown Voltage	600	—	—	V	$V_{GE} = 0V, I_C = 250\mu A$
$V_{(BR)CES}$	Emitter-to-Collector Breakdown Voltage ④	18	—	—	V	$V_{GE} = 0V, I_C = 1.0A$
$\Delta V_{(BR)CES}/\Delta T_J$	Temperature Coeff. of Breakdown Voltage	—	0.41	—	V/°C	$V_{GE} = 0V, I_C = 5.0mA$
$V_{CE(ON)}$	Collector-to-Emitter Saturation Voltage	—	1.93	2.3	V	$I_C = 27A$ $V_{GE} = 15V$
		—	2.25	—		$I_C = 55A$ See Fig.2, 5
		—	1.71	—		$I_C = 27A, T_J = 150^\circ\text{C}$
$V_{GE(th)}$	Gate Threshold Voltage	3.0	—	6.0		$V_{CE} = V_{GE}, I_C = 250\mu A$
$\Delta V_{GE(th)}/\Delta T_J$	Temperature Coeff. of Threshold Voltage	—	-11	—	mV/°C	$V_{CE} = V_{GE}, I_C = 1.0mA$
g_{fe}	Forward Transconductance ⑤	27	41	—	S	$V_{CE} = 100V, I_C = 27A$
I_{CES}	Zero Gate Voltage Collector Current	—	—	250	μA	$V_{GE} = 0V, V_{CE} = 600V$
		—	—	2.0		$V_{GE} = 0V, V_{CE} = 10V, T_J = 25^\circ\text{C}$
		—	—	5000		$V_{GE} = 0V, V_{CE} = 600V, T_J = 150^\circ\text{C}$
I_{GES}	Gate-to-Emitter Leakage Current	—	—	± 100	nA	$V_{GE} = \pm 20V$

Notes:

- ① Repetitive rating; $V_{GE} = 20V$, pulse width limited by max. junction temperature. (See fig. 13b)
- ② $V_{CC} = 80\%(V_{CES})$, $V_{GE} = 20V$, $L = 10\mu H$, $R_G = 5.0\Omega$, (See fig. 13a)
- ③ Repetitive rating; pulse width limited by maximum junction temperature.
- ④ Pulse width $\leq 80\mu s$; duty factor $\leq 0.1\%$.
- ⑤ Pulse width $5.0\mu s$, single shot.

- Curva característica estática para una tensión v_{GE} dada



$$v_{EB_BJT} \approx 1V$$

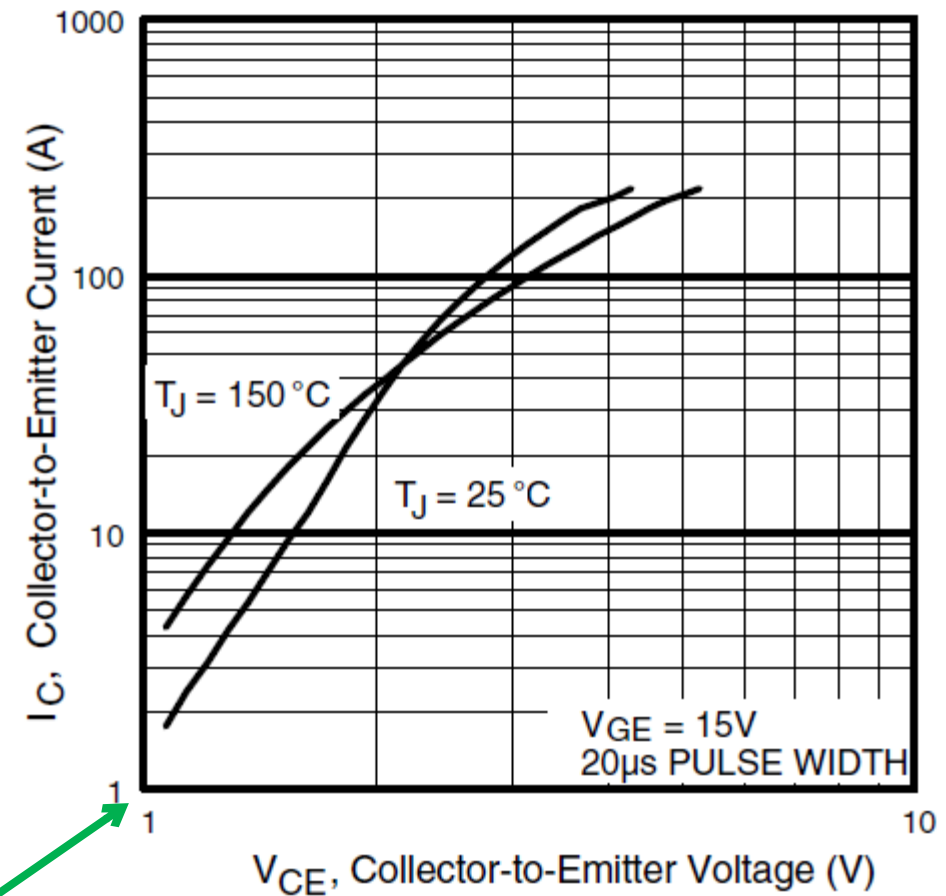
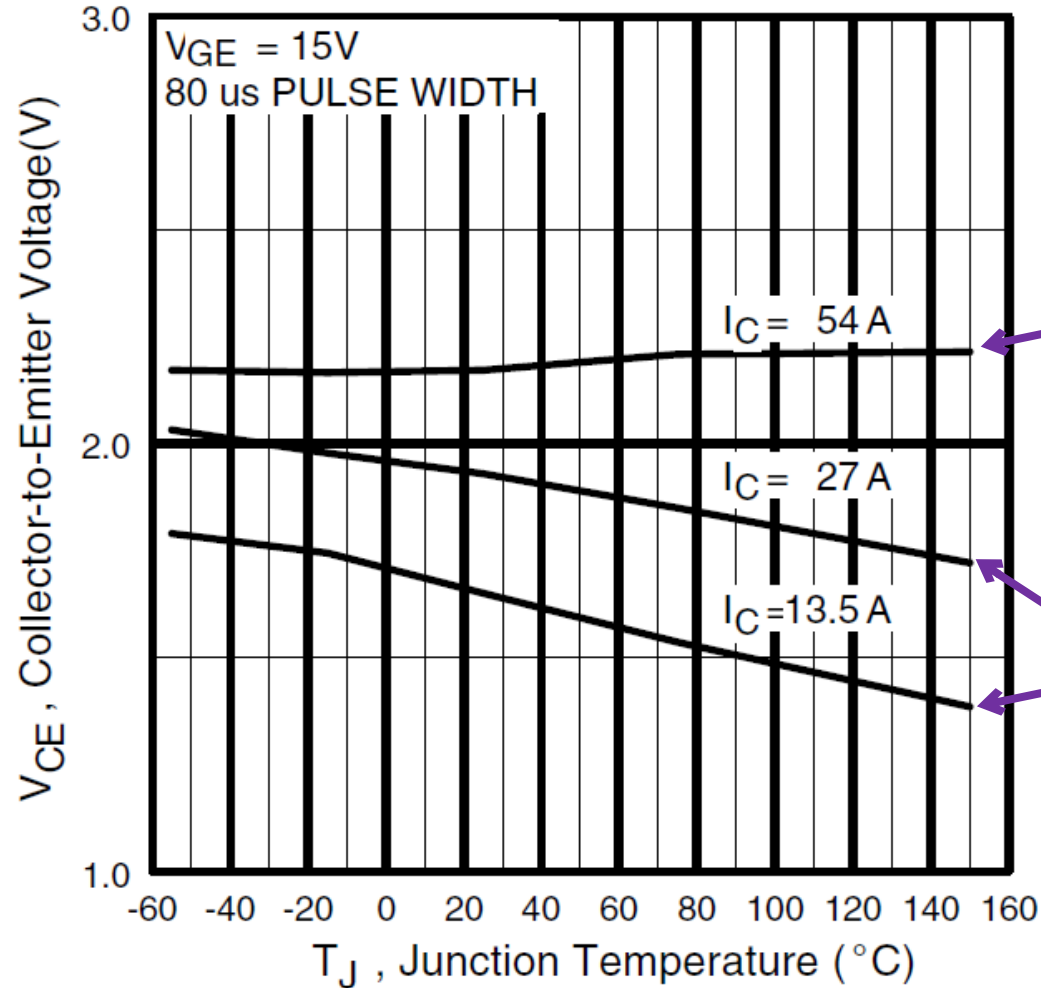


Fig. 2 - Typical Output Characteristics



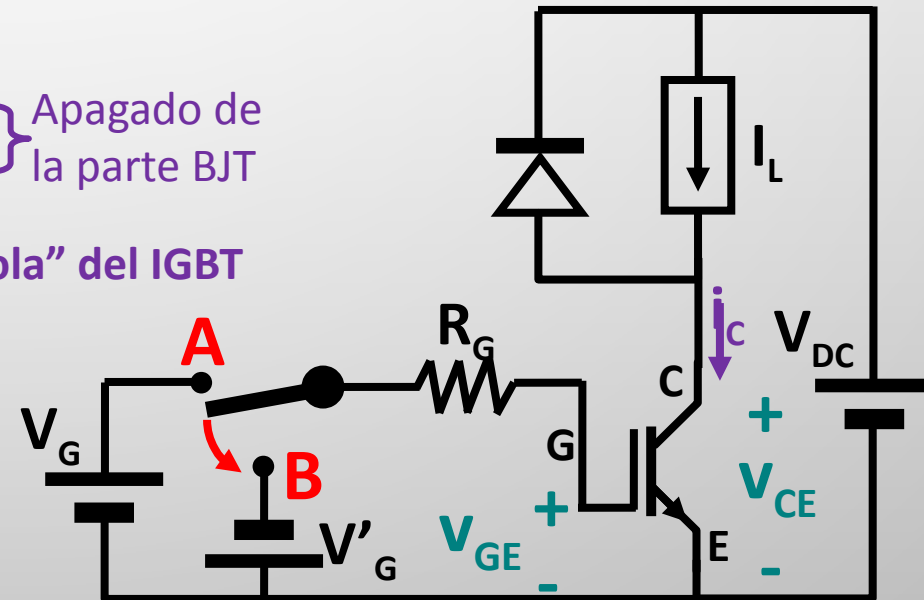
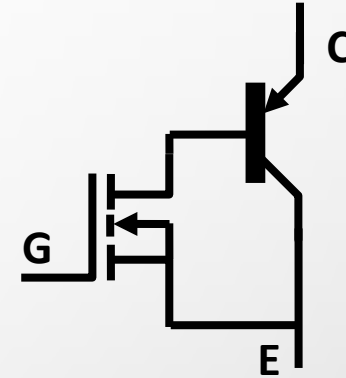
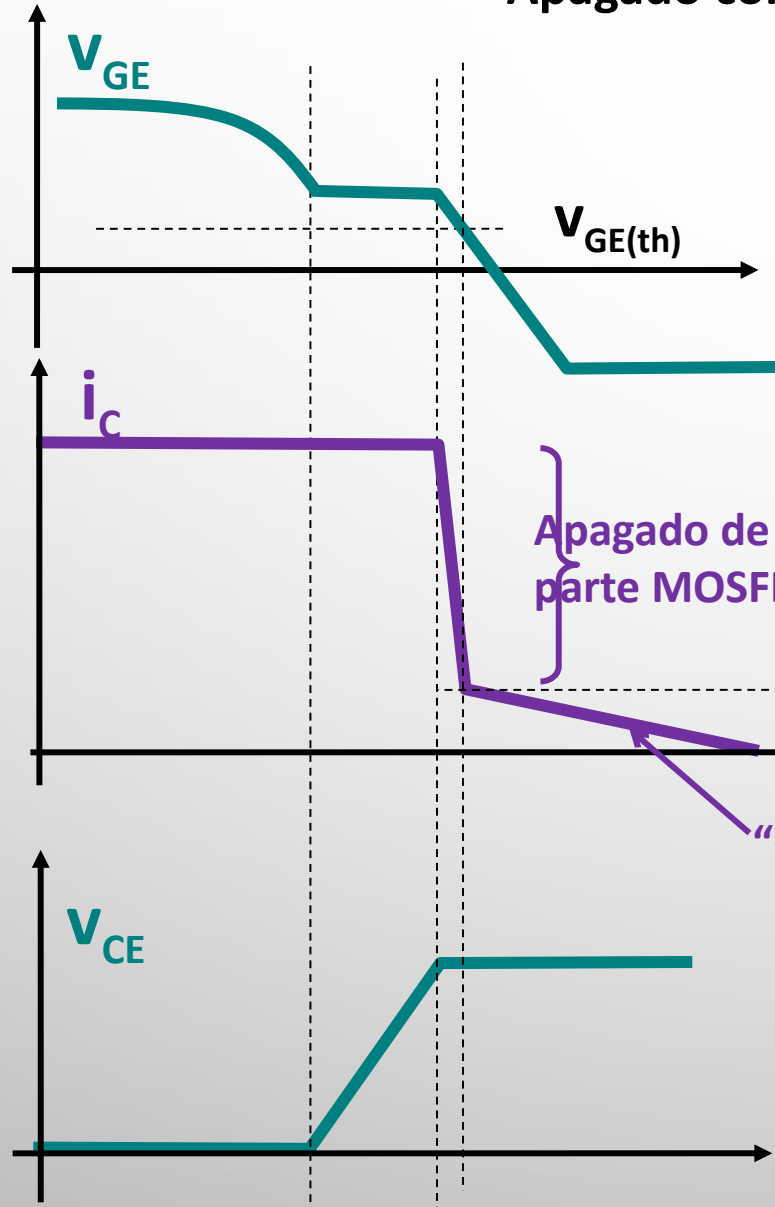
Comportamiento
térmico como un
MOSFET

Comportamiento
térmico como un BJT

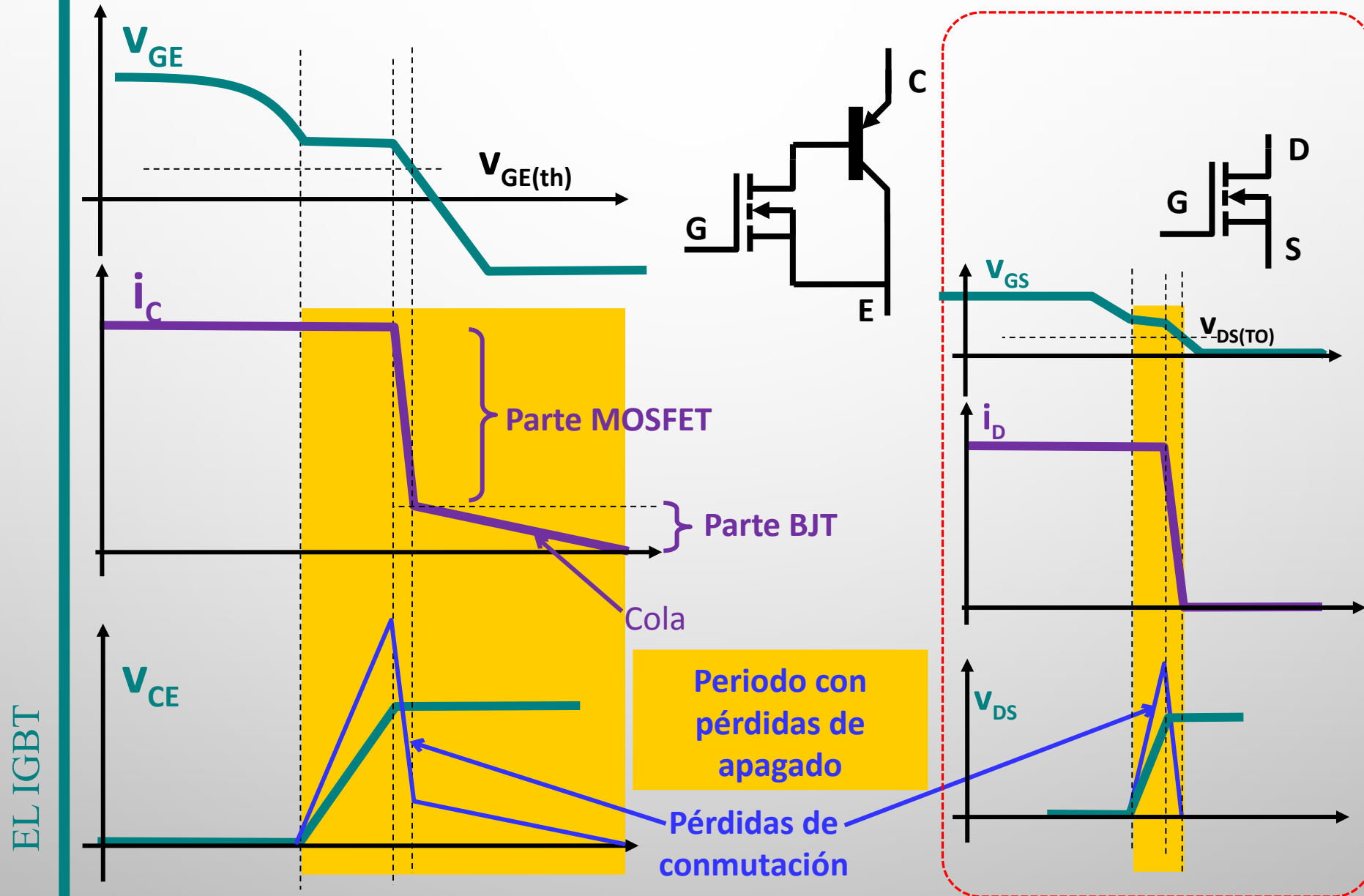
Fig. 5 - Typical Collector-to-Emitter Voltage
vs. Junction Temperature

Características dinámicas de los IGBTs

• Apagado con carga inductiva y diodo ideal

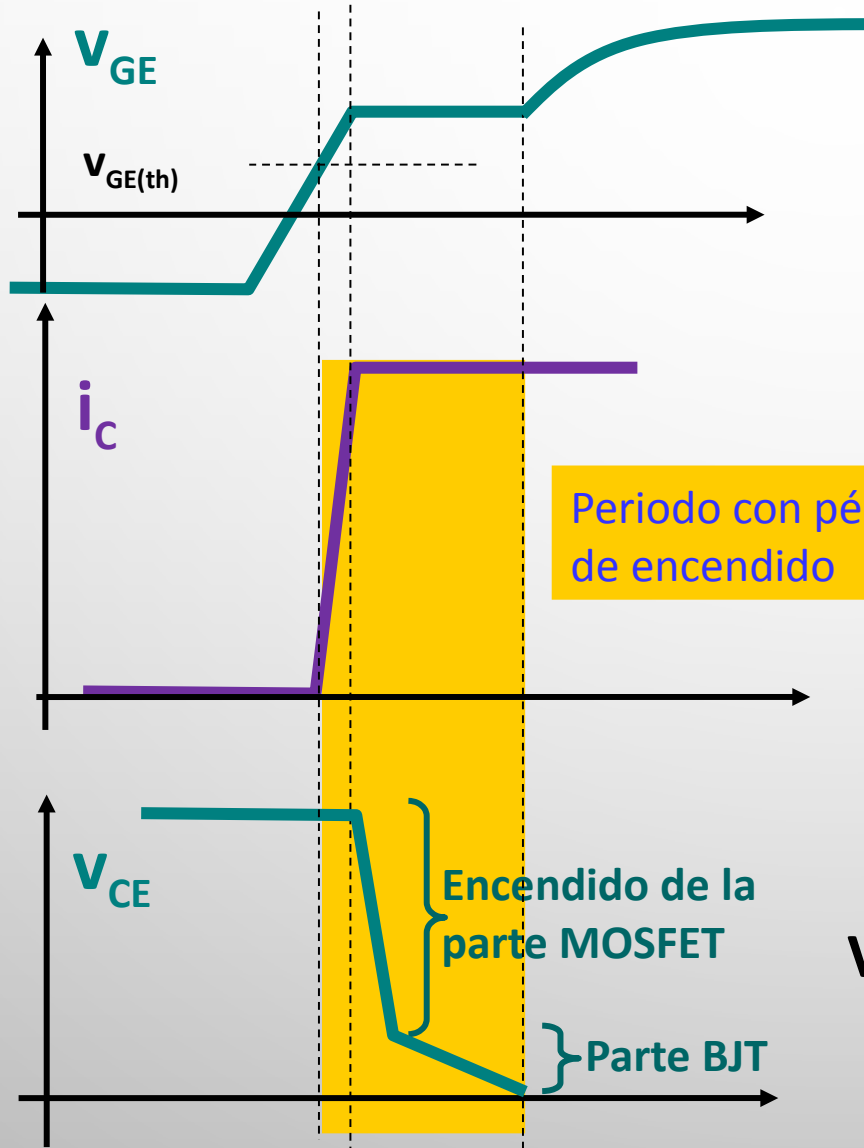


• Comparación de IGBTs y MOSFETs en el apagado

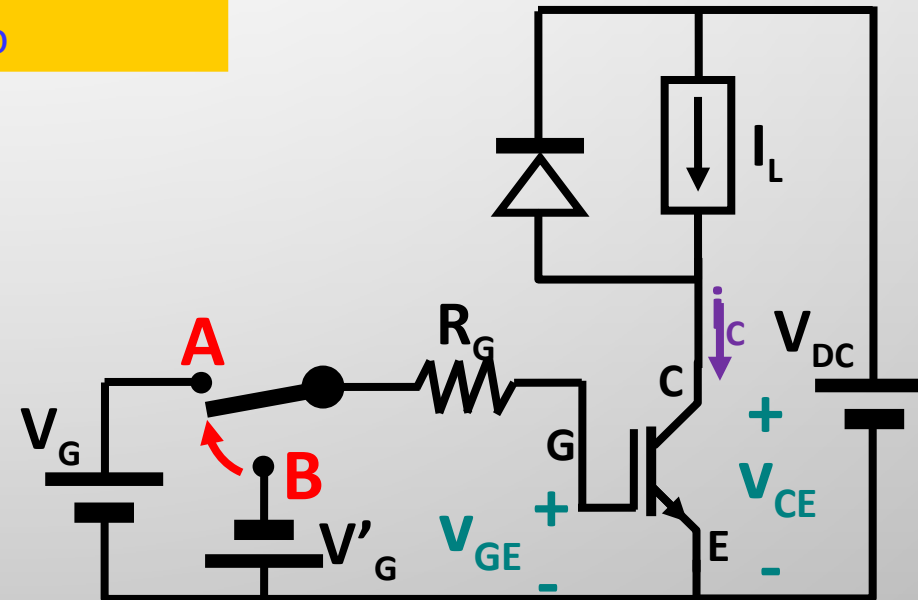
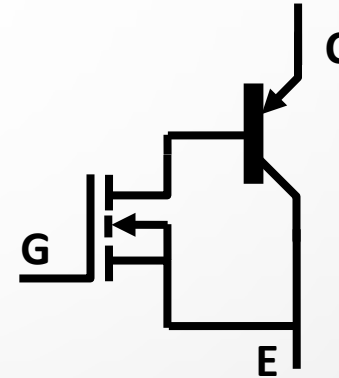


- Encendido con carga inductiva y diodo ideal

EL IGBT



Periodo con pérdidas de encendido



- **Conmutaciones reales del IGBT IRG4PC50W** teniendo en cuenta el comportamiento real del diodo y las inductancias parásitas

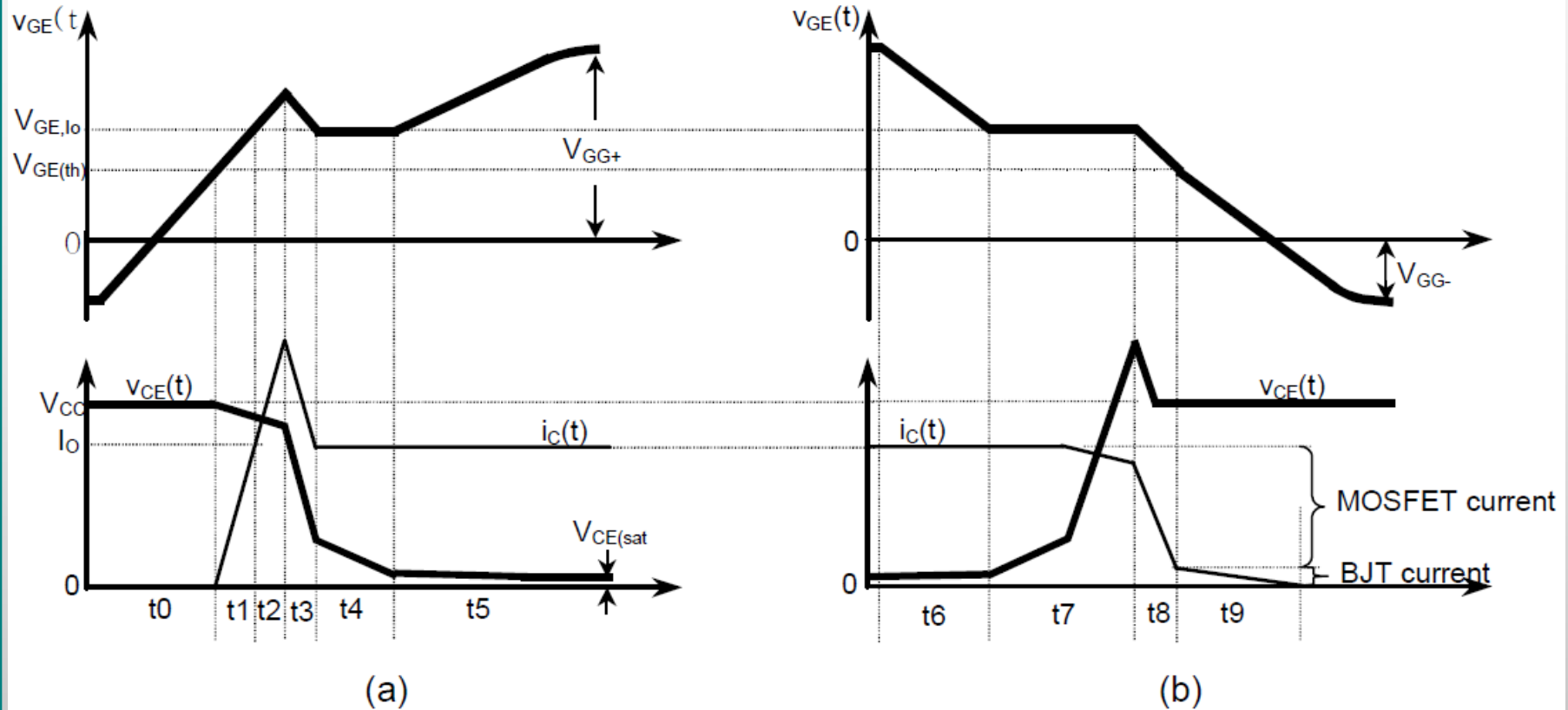


Figure 17. $V_{GE}(t)$, $V_{CE}(t)$, $I_C(t)$ Switching waveforms

(a) Turn-on

(b) Turn-off

Switching Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
Q_g	Total Gate Charge (turn-on)	—	180	270	nC	$I_C = 27\text{A}$ $V_{CC} = 400\text{V}$ See Fig.8 $V_{GE} = 15\text{V}$
Q_{ge}	Gate - Emitter Charge (turn-on)	—	24	36		
Q_{gc}	Gate - Collector Charge (turn-on)	—	63	95		
$t_{d(on)}$	Turn-On Delay Time	—	46	—	ns	$T_J = 25^\circ\text{C}$ $I_C = 27\text{A}$, $V_{CC} = 480\text{V}$ $V_{GE} = 15\text{V}$, $R_G = 5.0\Omega$ Energy losses include "tail" See Fig. 9, 10, 14
t_r	Rise Time	—	33	—		
$t_{d(off)}$	Turn-Off Delay Time	—	120	180		
t_f	Fall Time	—	57	86		
E_{on}	Turn-On Switching Loss	—	0.08	—	mJ	Energy losses include "tail" See Fig. 9, 10, 14
E_{off}	Turn-Off Switching Loss	—	0.32	—		
E_{ts}	Total Switching Loss	—	0.40	0.5		
$t_{d(on)}$	Turn-On Delay Time	—	31	—	ns	$T_J = 150^\circ\text{C}$, $I_C = 27\text{A}$, $V_{CC} = 480\text{V}$ $V_{GE} = 15\text{V}$, $R_G = 5.0\Omega$ Energy losses include "tail" See Fig. 10,11, 14
t_r	Rise Time	—	43	—		
$t_{d(off)}$	Turn-Off Delay Time	—	210	—		
t_f	Fall Time	—	62	—		
E_{ts}	Total Switching Loss	—	1.14	—	mJ	
L_E	Internal Emitter Inductance	—	13	—	nH	Measured 5mm from package
C_{ies}	Input Capacitance	—	3700	—	pF	$V_{GE} = 0\text{V}$ $V_{CC} = 30\text{V}$ See Fig. 7 $f = 1.0\text{MHz}$
C_{oes}	Output Capacitance	—	260	—		
C_{res}	Reverse Transfer Capacitance	—	68	—		

- Capacidades parásitas y carga de puerta

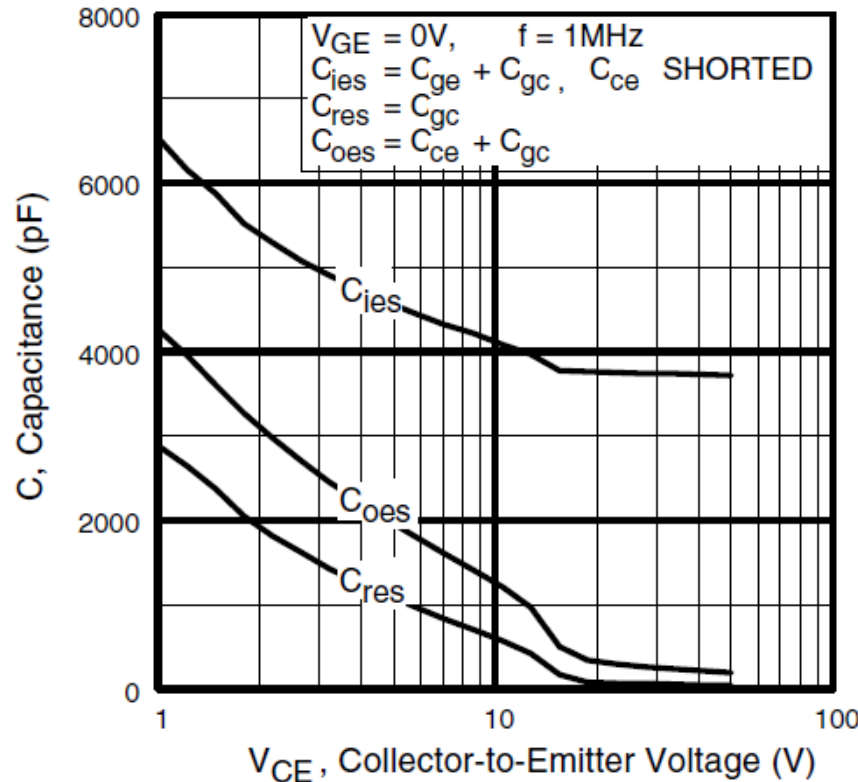


Fig. 7 - Typical Capacitance vs. Collector-to-Emitter Voltage

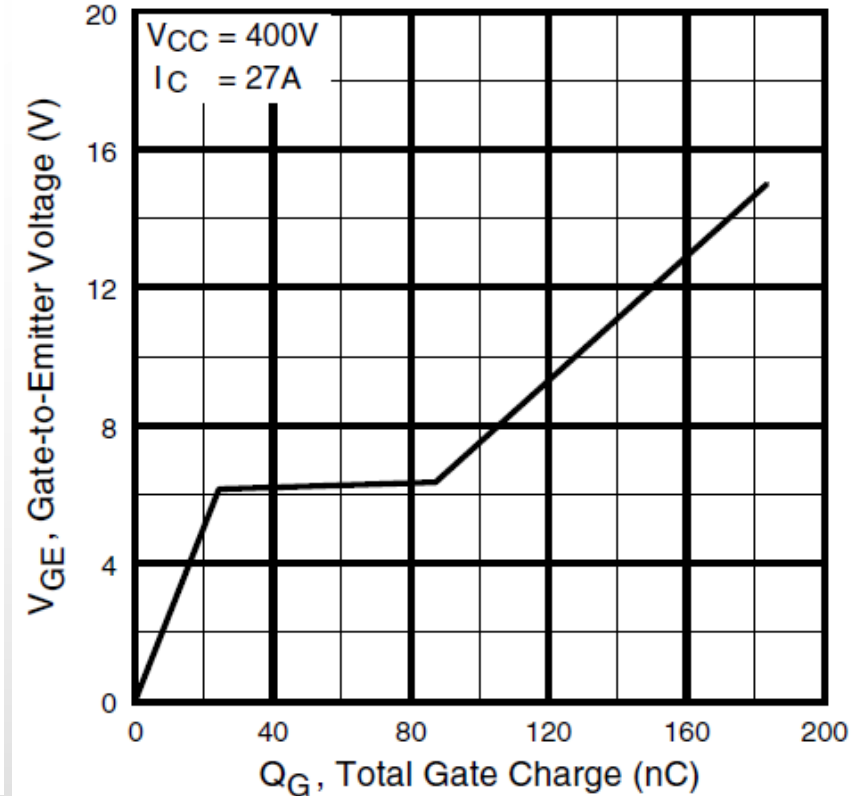


Fig. 8 - Typical Gate Charge vs. Gate-to-Emitter Voltage

Pérdidas en un IGBT

- Las de conducción se calculan desde las curvas características estáticas:
- Las de conmutación a partir de curvas específicas de los fabricantes:

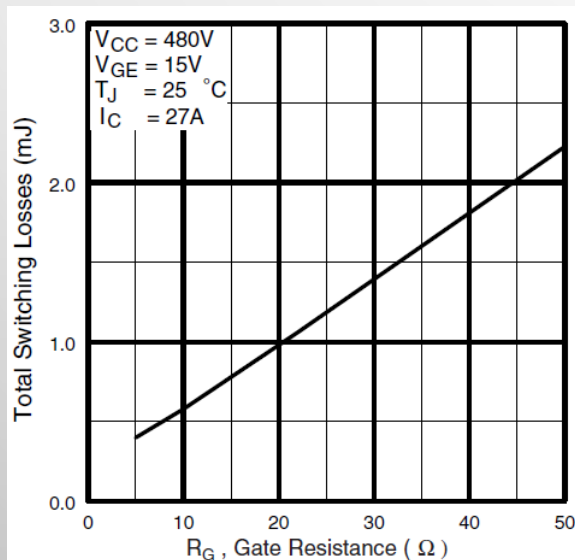


Fig. 9 - Typical Switching Losses vs. Gate Resistance

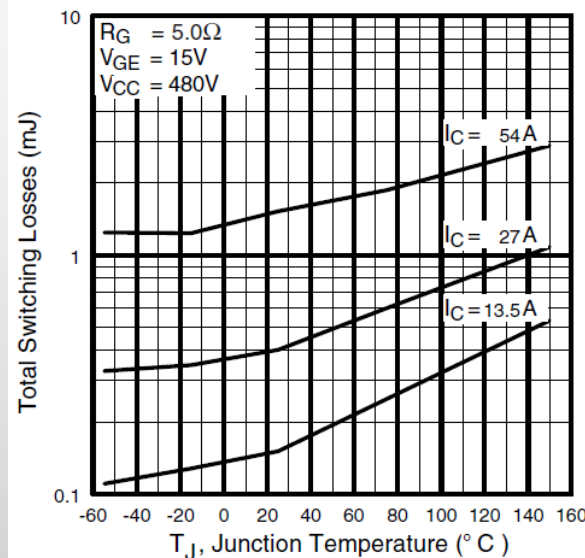


Fig. 10 - Typical Switching Losses vs. Junction Temperature

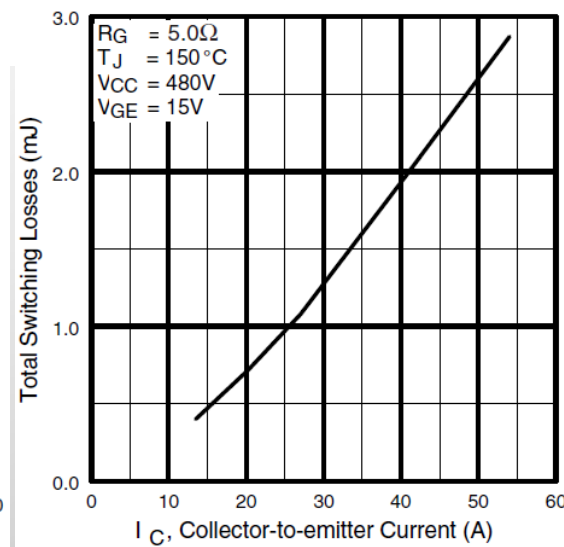
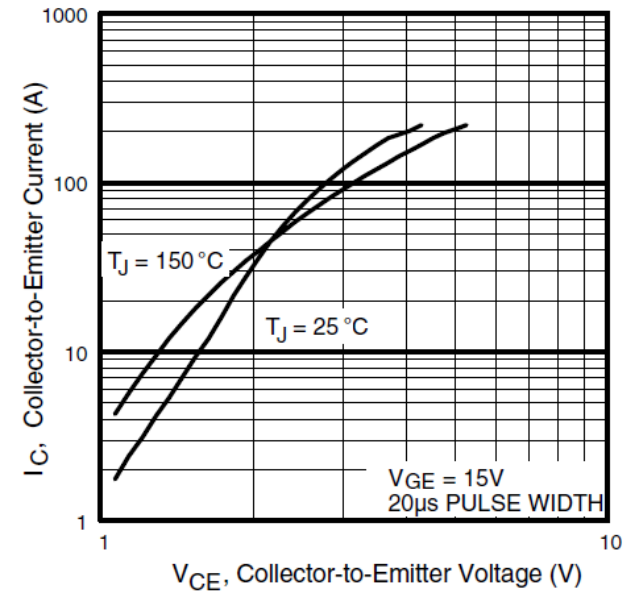
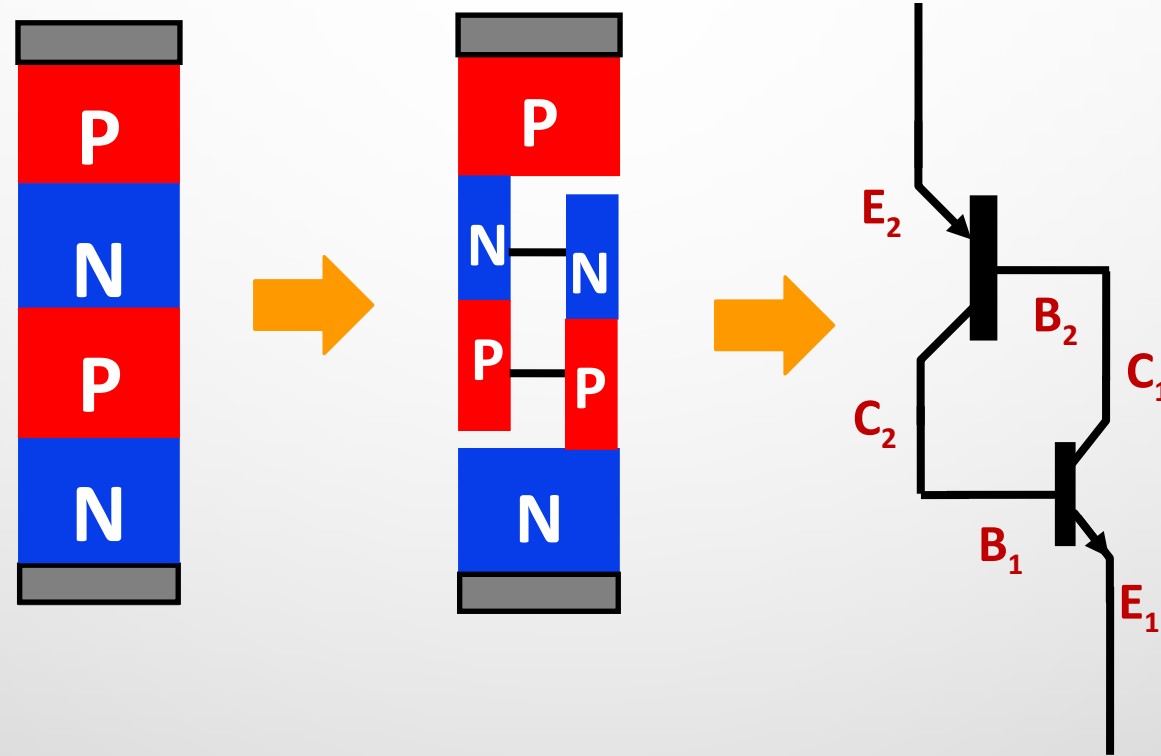


Fig. 11 - Typical Switching Losses vs. Collector-to-Emitter Current

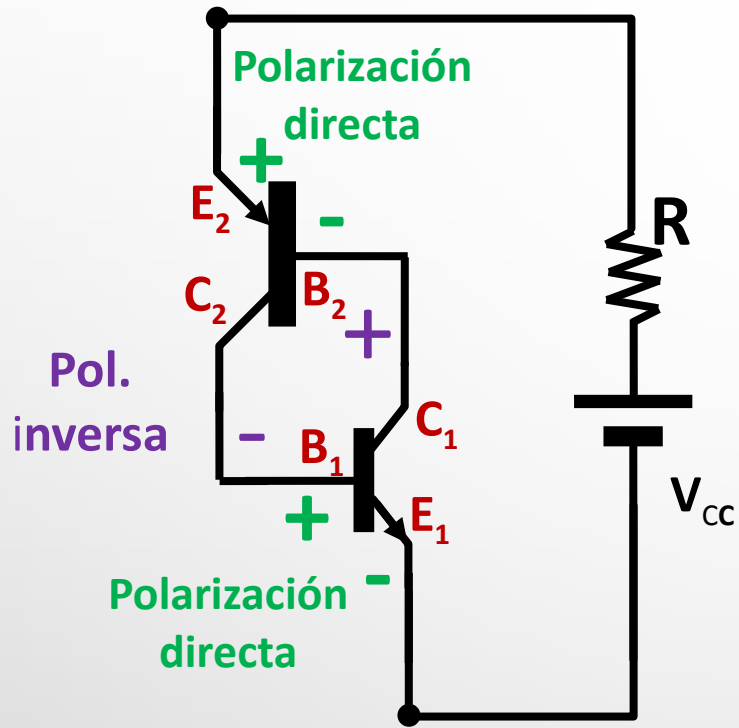
- Los tiristores fueron, durante muchos años, los dispositivos que dominaban la electrónica de potencia
- Son dispositivos bipolares de más de dos uniones
- Por ser bipolares, son lentos, pero capaces de manejar grandes corrientes y tensiones (modulación de la conductividad)
- Los más importantes son:
 - El Rectificador Controlado de Silicio (*Silicon Controlled Rectifier*, SCR), al que se le aplica muchas veces el nombre de Tiristor
 - El GTO (*Gate Turn-Off thyristor*) o Tiristor apagado por puerta
 - El TRIAC (*Triode AC*) o Triodo para Corriente Alterna
 - El DIAC (*Diode AC*)
- Todos ellos los estudiaremos con menos profundidad que los diodos, los MOSFETs y los IGBTs

- La base de los tiristores es la estructura PNPN



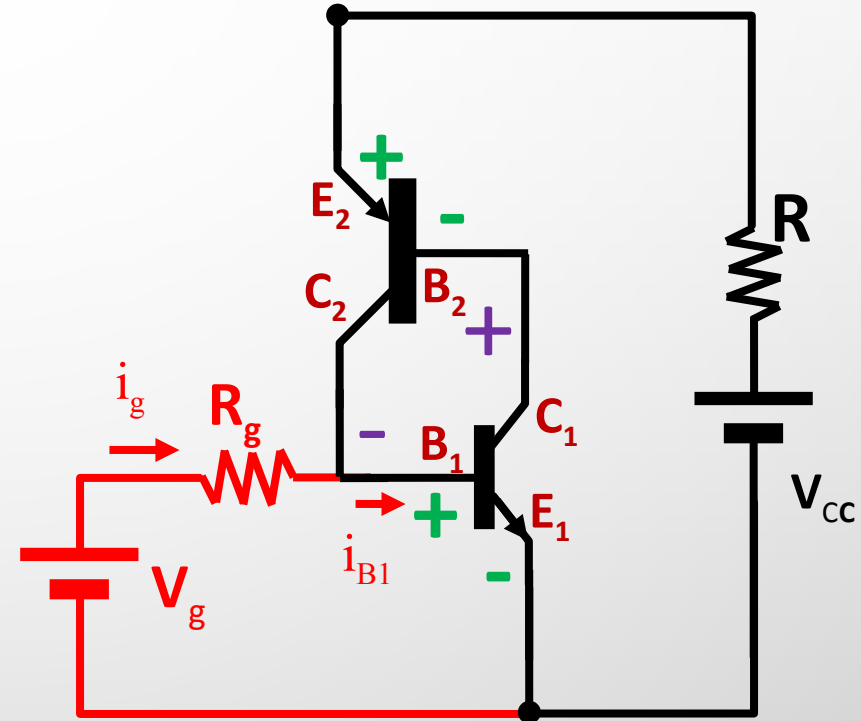
Se trata de una estructura realimentada que admite dos estados estables (es como un “biestable”)

La estructura de 3 uniones (4 capas)



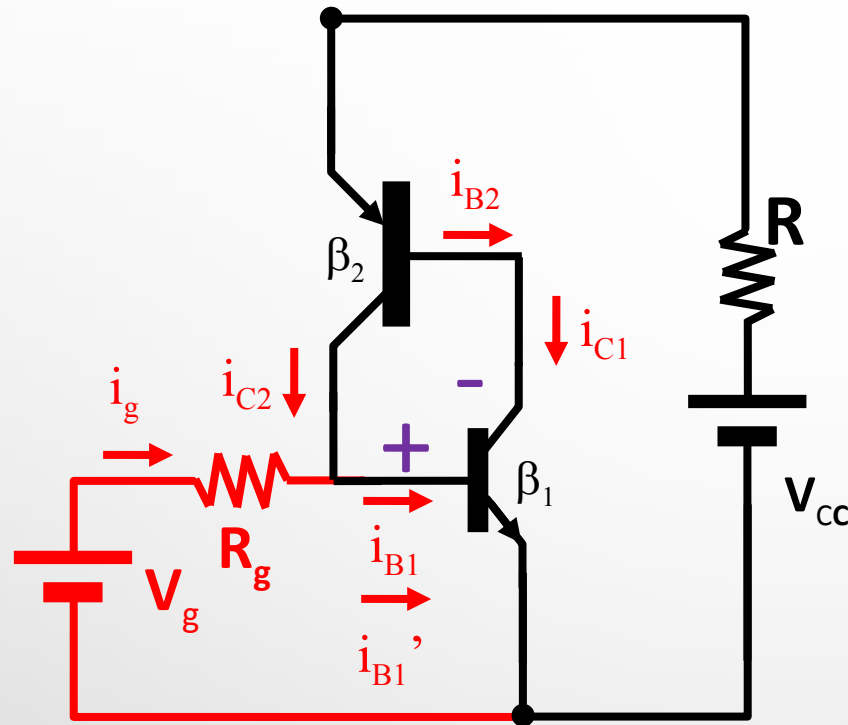
La estructura de 4 capas puede soportar tensión sin conducir corriente, ya que una unión queda polarizada inversamente

Ahora inyectamos corriente en la unión B₁-E₁ desde una fuente externa V_g



Ahora circula $i_{B1} = i_g$ por la unión B₁-E₁

La estructura de 3 uniones (4 capas)



- i_{B1} genera $i_{C1} = \beta_1 \cdot i_{B1}$
- Pero $i_{C1} = i_{B2}$; por tanto:
- $i_{C2} = \beta_2 \cdot i_{B2} = \beta_2 \cdot \beta_1 \cdot i_{B1}$
- La corriente i_{B1} será ahora:
$$i_{B1}' = i_g + i_{C2} = i_g + \beta_2 \cdot \beta_1 \cdot i_{B1}$$
- Es decir, $i_{B1}' \approx \beta_2 \cdot \beta_1 \cdot i_{B1} \gg i_{B1}$

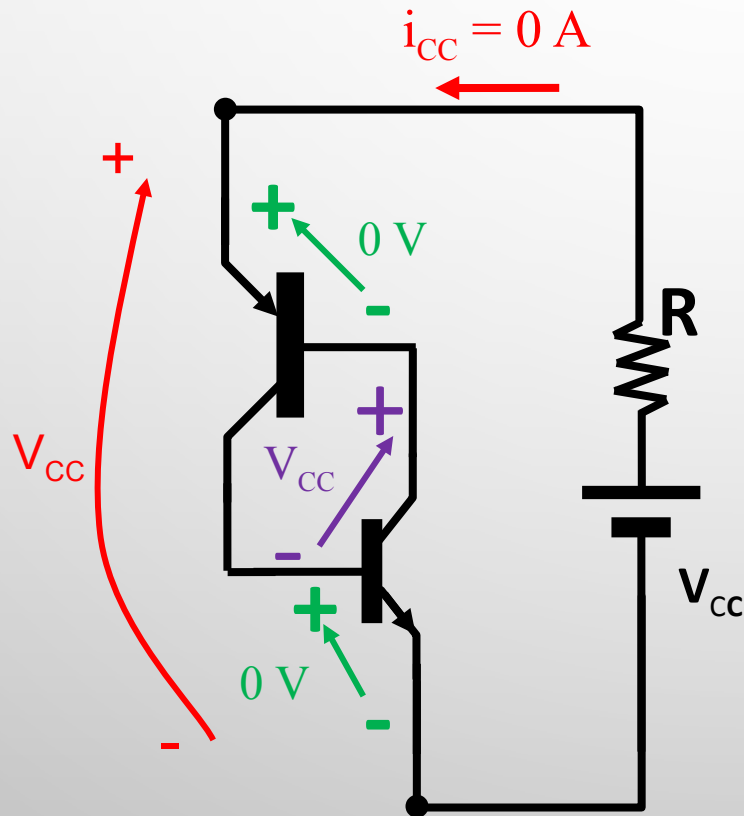
Conclusiones:

- La corriente de base crece hasta saturar a los dos transistores
- Como consecuencia, el dispositivo se comporta como un cortocircuito
- La corriente i_g puede eliminarse y la situación no cambia

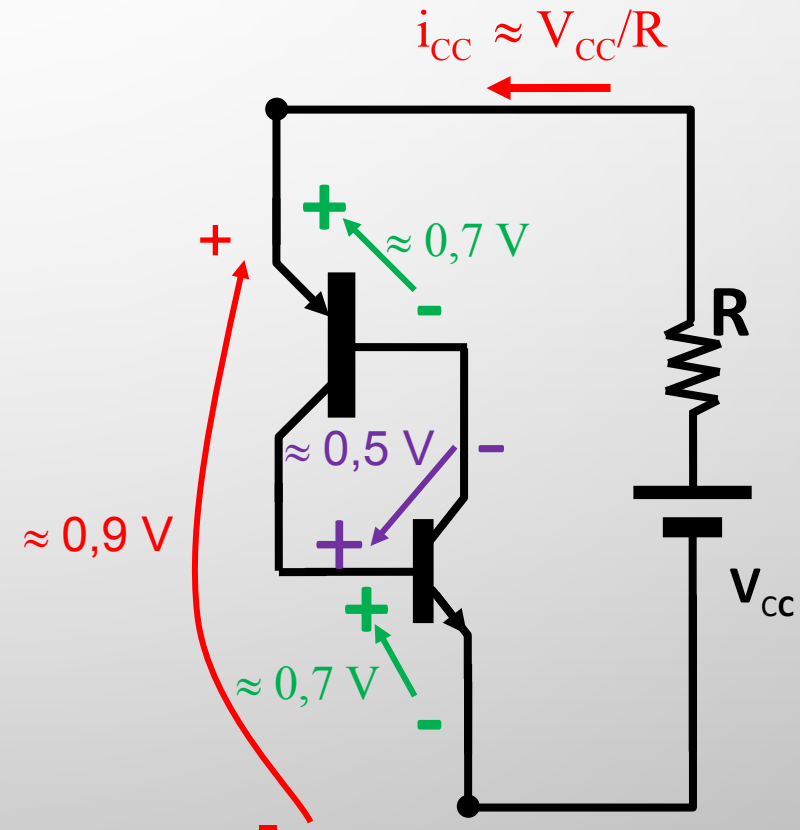
La estructura de 3 uniones (4 capas)

- Por tanto, el mismo circuito puede estar en dos estados, dependiendo de la “historia” anterior:

- Con la estructura de 4 capas sin conducir



- Con la estructura de 4 capas conduciendo

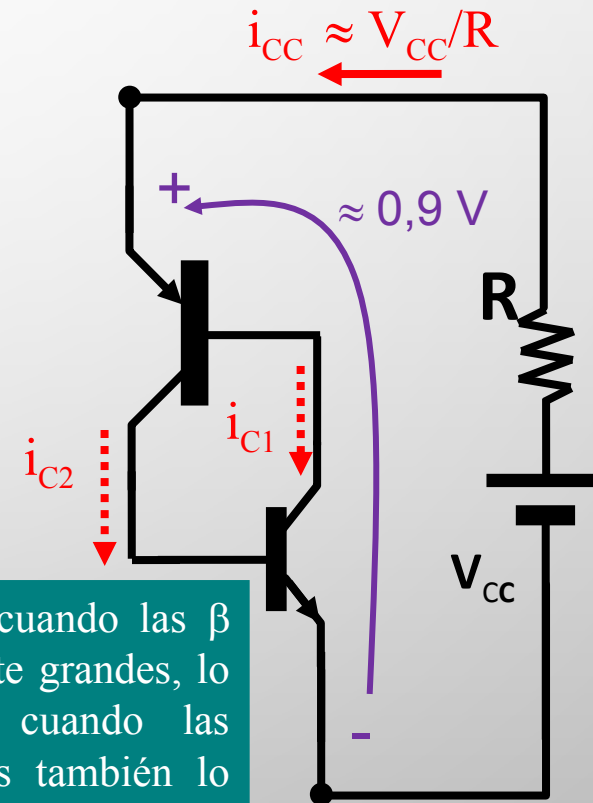
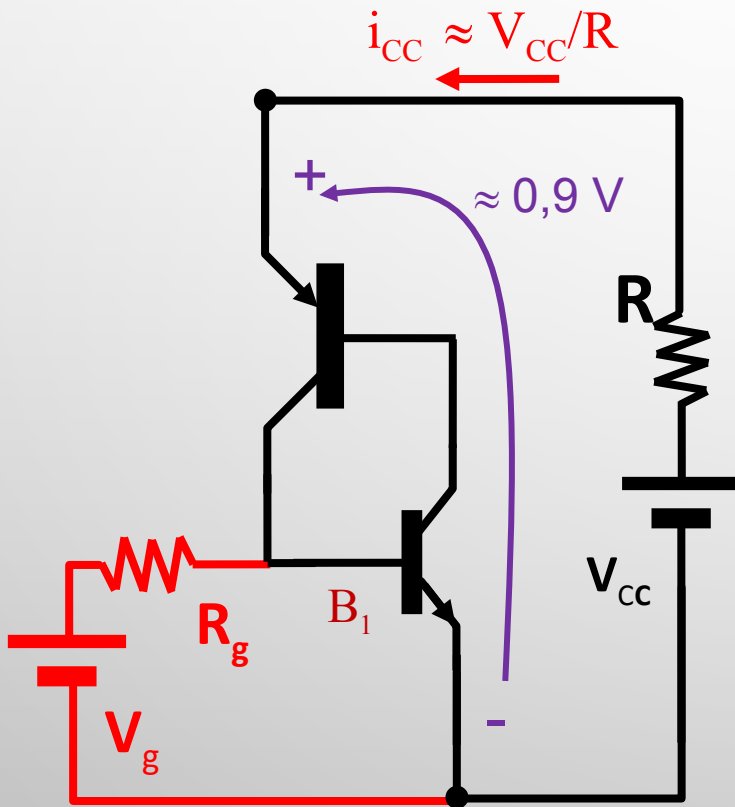


La estructura de 3 uniones (4 capas)

¿Cómo se puede conseguir que la estructura de 4 capas conduzca? (I)

- Inyectando corriente en B_1
(ya explicado)

- Aumentando mucho V_{CC} : las corrientes inversas de las uniones base-colector alcanzan valores suficientes para la saturación mutua de los transistores

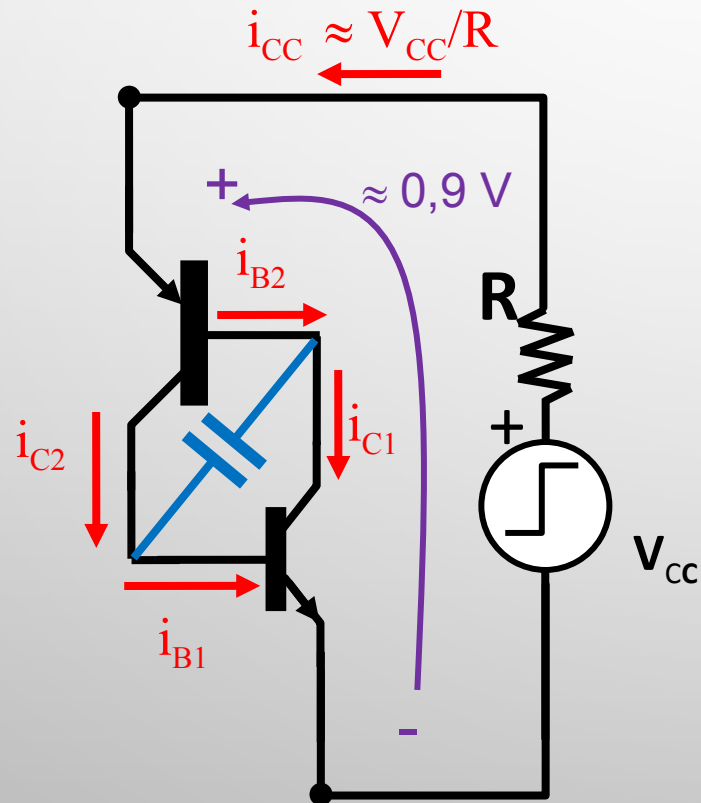


Esto sólo ocurre cuando las β son suficientemente grandes, lo que se alcanza cuando las corrientes inversas también lo son

La estructura de 3 uniones (4 capas)

¿Cómo se puede conseguir que la estructura de 4 capas conduzca? (II)

- Sometiendo a la estructura a una fuerte derivada de tensión: la corriente de carga de la capacidad parásita colector base pone en conducción la estructura



- Haciendo incidir radiación (luz) en la zona B_1

